

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-339452

(43)Date of publication of application : 07.12.2001

(51)Int.Cl.

H04L 27/20

H04L 27/00

(21)Application number : 2000-156825

(71)Applicant : HITACHI KOKUSAI ELECTRIC INC

(22)Date of filing : 26.05.2000

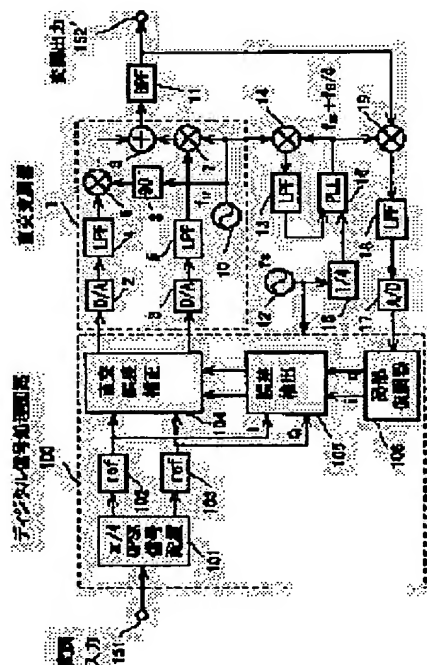
(72)Inventor : ONISHI MAKOTO

SASA ATSUSHI

(54) ORTHOGONAL MODULATING DEVICE AND ORTHOGONAL MODULATION ERROR DETECTING METHOD**(57)Abstract:**

PROBLEM TO BE SOLVED: To provide an analog orthogonal modulator which can automatically compensate an orthogonal modulation error caused by trouble of a circuit.

SOLUTION: An analog orthogonal modulating circuit is provided with a digital local demodulator, a modulated signal before modulation and a demodulated signal are compared with each other to detect a DC offset, an orthogonal modulation error, etc., and an orthogonal correcting circuit provided in front of an orthogonal modulator applies a correction signal to automatically correct the orthogonal modulation error. An analog orthogonal modulator can be actualized which does not generate the orthogonal modulation error due to incompleteness of an analog circuit. A high-speed D/A converter is not necessary and orthogonal modulation is enabled so that frequency conversion can be omitted and the number of annexed analog circuits can greatly be reduced.

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

THIS PAGE BLANK (USPTO)

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

Copyright (C); 1998,2003 Japan Patent Office

THIS PAGE BLANK (USPTO)

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The local demodulator which returns the signal by which quadrature modulation was carried out and carries out the rectangular recovery of this return signal in the quadrature modulation equipment which carries out quadrature modulation of the input modulating signal with the quadrature modulation machine which carries out quadrature modulation of said input modulating signal, and this quadrature modulation vessel, The error detector which compares with said input modulating signal this recovery signal that carried out the local recovery, and detects a quadrature modulation error, It has the rectangular error correction circuit which performs rectangular error correction of said input modulating signal according to this detected rectangular error. Quadrature modulation equipment characterized by compensating the error of said quadrature modulation machine by giving said quadrature modulation machine after said rectangular error amends said input modulating signal beforehand.

[Claim 2] The D/A converter which changes said input modulating signal into an analog signal in quadrature modulation equipment according to claim 1, Have the A/D converter which changes said return signal into a digital signal, and said quadrature modulation machine is constituted from an analog circuit. Said local demodulator is constituted from a digital circuit. Quadrature modulation equipment characterized by carrying out a subcarrier synchronization by carrying out frequency conversion of the carrier frequency of said return signal so that the carrier frequency of said return signal given to said local demodulator may become equal to one fourth of the sampling frequencies of said local demodulator of operation.

[Claim 3] The multiplier which carries out the multiplication of the constant "-1", and inverts it to the digital signal changed by said A/D converter in quadrature modulation equipment according to claim 2, Said digital signal, "0" data, and said inverted digital signal, The 1st change machine which changes "0" data to one fourth of the timing of the sampling frequency of said local demodulator of operation, and outputs a recovery inphase signal, It has the 2nd change machine which changes data, said digital signal, "0" "0" data, and said inverted digital signal to one fourth of the timing of the sampling frequency of said local demodulator of operation, and outputs a recovery rectangular cross signal. Quadrature modulation equipment characterized by carrying out the rectangular recovery of said return signal.

[Claim 4] Quadrature modulation equipment characterized by having the 1st low pass filter from which the harmonic content of the output signal of said 1st change machine is removed, and the 2nd low pass filter from which the harmonic content of the output signal of said 2nd change machine is removed in quadrature modulation equipment according to claim 3.

[Claim 5] Quadrature modulation equipment characterized by performing the subcarrier synchronization of said local demodulator and said quadrature modulation machine by carrying out the phase shift of said return signal in quadrature modulation equipment according to claim 1 to 4.

[Claim 6] Quadrature modulation equipment characterized by having a normalization means to normalize so that the amplitude of the recovery inphase signal of a recovery signal and a recovery rectangular cross signal to which it restored with said local demodulator may become the same as that of the amplitude of said input modulating signal in quadrature modulation

THIS PAGE BLANK (USPTO)

equipment according to claim 1 to 5.

[Claim 7] In quadrature modulation equipment according to claim 6 said normalization means the square of said recovery inphase signal — the 1st multiplier which computes a value, and the square of said recovery rectangular cross signal — with the 2nd multiplier which computes a value the square of said recovery inphase signal — the square of a value and said recovery rectangular cross signal — with the 1st adder adding a value Quadrature modulation equipment characterized by performing amplitude normalization of said recovery signal to which said local demodulator restored by having the 3rd multiplier which carries out the multiplication of 0.5 to the aggregate value of this 1st adder, and the subtractor which subtracts the multiplication value of this 3rd multiplier from 1.5.

[Claim 8] The quadrature modulation equipment characterized by to have the multiplier which carries out the multiplication of the multiplier which carries out the multiplication of the equalization circuit which computes the average by averaging said normalized input modulating signal in quadrature modulation equipment according to claim 6 or 7, and said recovery inphase signal and said average, and outputs a normalization inphase signal, and said recovery rectangular cross signal and said average, and outputs a normalization rectangular cross signal.

[Claim 9] In quadrature modulation equipment according to claim 1 to 8, the recovery signal to which said local demodulator restored is inputted. The amplitude value of said recovery inphase signal and said recovery rectangular cross signal, Whenever said recovery signal inputs the register which memorizes the flag for identifying the point of said recovery signal arranging [modulating-signal], with said flag When there are data which serve as a pair by making into a pair the signal point which is in the zero of a modulating-signal coordinate plane in a point symmetric position It has an averaging means to compute the average of two data used as this pair. Quadrature modulation equipment which carries out clear [of the value of said register], and is characterized by considering as the direct-current-offset value which generates this computed average value with said quadrature modulation vessel at the same time it computes the average value of two data with which an average-value calculation means serves as said pair.

[Claim 10] Quadrature modulation equipment which is equipped with the digital low pass filter which carries out the predetermined time average of said direct-current-offset value, and the integrator which integrates with the direct-current-offset value which this averaged further, and is characterized by giving the direct-current-offset value with which it this integrated to said rectangular error correction circuit as said rectangular error in quadrature modulation equipment according to claim 9.

[Claim 11] A calculation means to compute the rectangular leak value which said quadrature modulation machine generates in quadrature modulation equipment according to claim 9, It has the equalization circuit which carries out the predetermined time average of this computed rectangular leak value, and the integrator which integrates with the rectangular leak value averaged by this equalization circuit. Said rectangular error correction circuit Furthermore, the multiplier which carries out the multiplication of the rectangular leak value with which it integrated with said integrator to the inphase signal of said input modulating signal, Quadrature modulation equipment characterized by compensating said rectangular leak which has the subtractor which subtracts the inphase signal of said input modulating signal by which multiplication was carried out from said rectangular signal before a modulation, and searches for a rectangular leak amendment signal with this multiplier, and is produced with said quadrature modulation vessel.

[Claim 12] It is quadrature modulation equipment characterized by computing the rectangular leak value a as $a=(q-Q)/I$ when said calculation means set said recovery inphase signal to i in quadrature modulation equipment according to claim 11, it is referred to as q , the inphase signal of said modulating signal before inputting said recovery rectangular cross signal into said quadrature modulation machine is set to I and a rectangular signal is set to Q .

[Claim 13] A calculation means to compute the amplitude change ratio which said quadrature modulation machine generates in quadrature modulation equipment according to claim 9, It has the integrator which subtracts and integrates with 1. the amplitude change ratio averaged by the

THIS PAGE BLANK (USPTO)

equalization circuit which carries out the predetermined time average of this computed amplitude change ratio, and this equalization circuit -- since -- said rectangular error correction circuit Furthermore, quadrature modulation equipment characterized by compensating said amplitude change ratio which has the multiplier which carries out the multiplication of the amplitude change ratio with which it integrated with said integrator to the inphase signal of said input modulating signal, and is produced with said quadrature modulation vessel.

[Claim 14] It is quadrature modulation equipment which said calculation means sets said recovery inphase signal to i in quadrature modulation equipment according to claim 13, sets said recovery rectangular cross signal to q , and is characterized by computing the amplitude change ratio b as $b=i/I$ when the inphase signal of said modulating signal before inputting into said quadrature modulation machine is set to I .

[Claim 15] Quadrature modulation equipment characterized by making it operate after having the memory which contrasts the data value of the shift register which constitutes said digital low pass filter and said integrator at the time of termination of said quadrature modulation equipment of operation, reading the data value evacuated at the time of a restart of operation from this memory and setting it as each register in quadrature modulation equipment according to claim 1 to 14.

[Claim 16] The rectangular leak a from which an inphase signal component leaks to a rectangular signal component in quadrature modulation equipment according to claim 1 to 15 When expressed said quadrature modulation error and set said recovery inphase signal to i , and it is referred to as q , the inphase signal of said modulating signal before inputting said recovery rectangular cross signal into said quadrature modulation machine by the amplitude change ratio b of an inphase signal component is set to I and a rectangular signal is set to Q , The quadrature modulation error detection approach characterized by detecting the quadrature modulation error produced with said quadrature modulation vessel by computing the rectangular leak a by $a=(q-I)/I$, and computing the amplitude change ratio b by $b=i/I$.

[Translation done.]

THIS PAGE BLANK (USPTO)

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.*** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] Especially this invention relates to compensation of a quadrature modulation error with respect to a quadrature modulation machine.

[0002]

[Description of the Prior Art] Digitization of radiocommunication is performed by the spread of cellular phones etc. corresponding to rapid buildup of radiocommunication need. In digital radio, the quadrature modulation method which modulates separate information is mainly used for the carrier signal (an inphase signal and rectangular signal) which is two (90 degrees of phases differ) which intersected perpendicularly. There are an analog form and a digital method as a means to realize quadrature modulation.

[0003] In the quadrature modulation of an analog form, the multiplication of the rectangular carrier signal is carried out to a modulating signal with a mixer (signal mixer), respectively, and it becomes irregular by compounding each signal which carried out multiplication with a signal adder. On the other hand, in the quadrature modulation of a digital method, all composition of a quadrature modulation wave signal is performed by the digital circuit. Drawing 2 explains the transmitter using a digital quadrature modulation method.

[0004] Drawing 2 is the block diagram showing the configuration of the transmitter using the conventional digital quadrature modulation method. 151 — the input terminal of an input modulating signal, and 20 — a digital quadrature modulation machine and 21 — a D/A converter and 22 — for a local oscillator, and 25 and 28, as for power amplifier (HPA) and 152, a band-pass filter (BPF) and 29 are [a mixer, and 24 and 27 / a low pass filter (LPF), and 23 and 26 / the output terminal of an output carrier signal (RF output signal) and 153] sampling-frequency input terminals.

[0005] In drawing 2, an input modulating signal is given to the digital quadrature modulation machine 20 through an input terminal 151. With the digital quadrature modulation vessel 20, after carrying out quadrature modulation of the given input modulating signal, D/A converter 21 is given. D/A converter 21 changes into an analog signal the quadrature modulation signal which operated to the timing of the sampling frequency f_S of the sampling signal given from the sampling-frequency input terminal 153, and was inputted, and gives it to LPF22. In LPF22, a component is removed from the inputted signal by return, and a mixer 23 is given. In digital modulation, if the frequency of a modulation carrier signal is set to one fourth of sampling frequencies f_S , since signal processing will become easy, this approach is used well. This sampling frequency f_S is usually about several MHz in value. LPF22 operates to one fourth of the timing ($f_S/4$) of this sampling frequency f_S . On the other hand, since the frequency f_{RF} of the output carrier signal of a radio transmitter is hundreds of MHz, it is necessary to perform frequency conversion.

[0006] By generating the 1st-game oscillation signal (frequency f_{LO1}) with a local oscillator 24 first, and giving a mixer 23, with a mixer 23, frequency-mixing of the modulated analog signal inputted from LPF22 is carried out, and it gives BPF25. From the inputted signal, BPF25 removes an image component ($f_{LO1}-f_S/4$), outputs the intermediate frequency (IF) signal of a

THIS PAGE BLANK (USPTO)

frequency f_{IF} ($f_{IF}=f_{LO1}+f_S/4$), and gives it to a mixer 26. Frequency conversion of the IF signal is carried out to an output subcarrier (RF output) signal (frequency f_{RF}) with a mixer 26, a local oscillator 27, and a band-pass filter 28 like ****, and it amplifies through HPA29, and transmits as an RF output signal through an output terminal 152. That is, the 2nd-game oscillation signal f_{LO2} ($f_{LO2}=f_{RF}-f_{IF}$) is given to a mixer 26 with a local oscillator 27, frequency conversion of the IF signal inputted from BPF25 is carried out with a mixer 26, and the signal of a frequency ($f_{RF}=f_{LO2}+f_{IF}$) is given to BPF28. From the inputted signal, BPF28 removes an unnecessary frequency component (game from leak), and gives it to HPA29. As mentioned above, although frequency conversion is needed by the digital method, since frequency characteristics steep to BPF25 or BPF28 in order to remove the leak from a component, an image signal, and a station by return are needed, the analog circuit section becomes large-scale.

[0007]

[Problem(s) to be Solved by the Invention] The quadrature modulation method of the above-mentioned conventional technique has the fault which is described below. It is difficult to make rectangular phase contrast into 90 degrees first, at accuracy, in order for an analog circuit component to realize a modulation with an analog quadrature modulation vessel. Moreover, it is also difficult to double the amplitude of an inphase signal, and the amplitude of a rectangular signal equally correctly. Furthermore, although an in one direction flowed part (direct current offset) of a modulating signal must be 0, since direct current offset arises with the deflection of a circuit element, it cannot be set to 0. Changing these quadrature modulation errors further by fluctuation factors, such as deflection of a component proper, temperature, supply voltage, and secular fluctuation, also poses a problem.

[0008] Next, the quadrature modulation which avoids fluctuation resulting from an analog circuit with a digital quadrature modulation vessel, and does not have a quadrature modulation error is possible. Moreover, the D/A converter which changes a quadrature modulation output into an analog signal also ends by one piece. However, in the case of the quadrature modulation machine of a digital method, since carrier frequency becomes about [of a sampling frequency of operation] $1/4$ (an actual condition technique 10 MHz extent) as mentioned above, a high-speed D/A converter is needed. Furthermore, by the digital method, in order to have to make a sampling frequency of operation, the clock frequency of modulation data, and carrier frequency into an integer ratio, a design degree of freedom is restrained.

[0009] The object of this invention is by detecting the quadrature modulation error which an analog quadrature modulation machine generates accommodative, and compensating it to obtain the quadrature modulation machine which a quadrature modulation error does not generate in order to remove the above faults. Furthermore, other objects of this invention are with actuation of the usual modulation circuit to offer automatically the quadrature modulation machine in which a rectangular error compensation is possible, without using a detecting signal special for detection of a quadrature modulation error, another detection mode of operation, etc. in order to remove the above faults.

[0010]

[Means for Solving the Problem] In order to detect and compensate the following errors which the quadrature modulation machine of this invention generates with an analog quadrature modulation vessel in order to attain the above-mentioned object, it considers as the configuration possessing a digital local rectangular cross demodulator.

** Direct current offset d_i and d_q (error from which the direct current level of a modulating signal is not set to 0)

** Rectangular amplitude error d_g (an inphase, amplitude difference of a rectangular signal component)

** Rectangular phase error d_{ϕ} (include angle from which the phase contrast of an inphase and a rectangular signal component shifted from 90 degrees)

[0011] Furthermore, the quadrature modulation circuit of this invention detects and compensates the quadrature modulation error of a quadrature modulation output signal by having a local demodulator, restoring to a quadrature modulation output signal, and comparing with the original modulating signal. Moreover, the quadrature modulation circuit of this invention

THIS PAGE BLANK (USPTO)

constitutes a local demodulator in digital one, and it carries out frequency conversion of the output carrier frequency of a quadrature modulation machine so that the carrier frequency of the modulating signal which returns to a local demodulator may become equal to one fourth of the sampling frequencies f_S of a local demodulator of operation.

[0012] Furthermore, the quadrature modulation circuit of this invention realizes the product of the recovery rectangular cross carrier signal to the feedback input modulating signal to a local demodulator by the change of the polarity reversals of a feedback input modulating signal, and a signal selecting switch, and it constitutes it again so that it may restore to an inphase and a rectangular recovery signal component with a digital low pass filter. Furthermore, the quadrature modulation circuit of this invention performs the subcarrier synchronization of a local demodulator and a quadrature modulation machine by the phase shift of a feedback input modulating signal. Moreover, the quadrature modulation circuit of this invention is normalized so that the amplitude of the recovery signal of a local demodulator may become the same as that of the amplitude of a modulating signal. Moreover, the quadrature modulation circuit of this invention asks for the sum of squares of the inphase signal output of a local demodulator, and a rectangular signal output, and performs amplitude normalization of a local demodulator output by subtracting the value which hung one half on the sum of squares from $3/2$.

[0013] Furthermore, the register which memorizes a flag for the quadrature modulation circuit of this invention to discriminate the point of a recovery signal arranging [modulating-signal] from the amplitude value of the recovery inphase signal to which the local demodulator restored, and a recovery rectangular cross signal, The signal point which is in the zero of a modulating-signal coordinate plane with the flag in a point symmetric position whenever a recovery signal inputs is made into a pair. It has an averaging means to compute the average of two data which correspond to a pair when there are data used as a pair. Clear [of the value of a register] is carried out and it considers as the direct-current-offset value which generates the computed average value with a quadrature modulation vessel at the same time it computes the average value of two data with which an average-value calculation means serves as a pair.

[0014] Furthermore, the quadrature modulation circuit of this invention compensates the direct current offset generated with a quadrature modulation vessel by inputting into a quadrature modulation machine, after changing the modulating signal which inputted into the rectangular error correction circuit a certain direct-current-offset value with which carried out the fixed time average, and it integrated with and integrated with the integrator further, subtracted it from the modulating signal with the digital low pass filter, and subtracted the detected direct-current-offset value into an analog signal with a D/A converter.

[0015] Moreover, the rectangular leak from which an inphase signal component leaks the quadrature modulation error for which a quadrature modulation machine generates the quadrature modulation circuit of this invention to a rectangular signal component (a), The amplitude change ratio (b) of an inphase signal component expresses. The inphase signal component (i) and the rectangular signal component (q) of a local demodulator output, From an inphase signal component (I) and a rectangular signal component (Q) before inputting into a modulator to and rectangular leak $a=(q-Q)/I$ And amplitude change ratio $b=i/I$ It carries out and an operation detects the quadrature modulation error to produce with a quadrature modulation vessel.

[0016] Furthermore, the quadrature modulation circuit of this invention inputs into a rectangular error correction circuit a certain rectangular cross leak with which carried out the fixed time average, and it integrated with and integrated with the integrator further with a digital low pass filter for the rectangular leak which a quadrature modulation machine generates. The rectangular leak produced with a quadrature modulation vessel is compensated by carrying out multiplication to the inphase signal before a modulation, and inputting into a quadrature modulation machine further, after changing into an analog signal the rectangular leak amendment signal which subtracted from the rectangular signal before a modulation and was acquired with a D/A converter.

[0017] Furthermore, amplitude change whose quadrature modulation machine generates the quadrature modulation circuit of this invention With a digital low pass filter, carry out a fixed time

THIS PAGE BLANK (USPTO)

average, subtract 1 from the average, find the integral with an integrator, and a certain value which subtracted the integral value from 1 and was acquired is inputted into a rectangular error correction circuit. After carrying out multiplication to the inphase signal before a modulation and changing the acquired amplitude change amendment signal into an analog signal with a D/A converter, amplitude change produced with a quadrature modulation vessel is compensated by inputting into a quadrature modulation machine. Moreover, after the quadrature modulation circuit of this invention sets the data value which evacuated the data value of the shift register which constitutes a digital filter and an integrator to memory, and was evacuated at the time of a restart of operation at the time of termination of a circuit of operation as each register, it is operated.

[0018] As stated above, by constituting a local demodulator in digital one, the modulation error by the rectangular demodulator is not generated, but it can be considered that all the detected errors are what is based on an analog quadrature modulation machine. Therefore, rectangular error detection and compensation are attained, not using a special detecting signal and carrying out normal operation of the modulator. Furthermore, since detection compensation actuation was always performed, the quadrature modulation circuit in which modulation error compensation which followed in footsteps of secular fluctuation [temperature fluctuation of a modulator, a source effect,] automatically is possible was realized.

[0019] namely, — By constituting a local demodulator in digital one, the modulation error by the rectangular demodulator is not generated, but it can be considered that all the detected errors are what is based on an analog quadrature modulation machine. Therefore, rectangular error detection and compensation are attained, not using a special detecting signal and carrying out normal operation of the modulator. Furthermore, since detection compensation actuation can always be performed, modulation error compensation which followed in footsteps of secular fluctuation [temperature fluctuation of a modulator, a source effect,] automatically is possible. Moreover, since all of detection of a modulation error and compensation actuation are performed in digital one, the burden of an analog circuit can be made small. In order to perform analog quadrature modulation, two D/A converters are needed, but since direct modulation is possible, the low-speed signal (100 kHz extent) of data rate extent is enough, the sampling frequency of D/A is cheap and the D/A converter of a low power is enough as it. Furthermore, the digital-signal-processing section uses that the data to treat are a value near 1, and since it is possible to process data division process by addition and subtraction and multiplication, it can constitute it easily using the usual digital-signal-processing processor (DSP). Furthermore, since it is easy to evacuate the data value in a detection compensating circuit to memory, it is possible by evacuating to memory, reading the detection error parameter data at the time of circuit actuation from memory at the time of a restart of operation, and initializing them in a circuit to complete error detection compensation actuation as a high speed.

[0020]

[Embodiment of the Invention] Hereafter, one example of this invention is explained using drawing 1. Drawing 1 is the block diagram showing the configuration of the transmitter which used the quadrature modulation machine of $\pi/4$ shift QPSK modulation technique for this invention. A D/A converter, 4 and 5, and 13 and 18 2 and 3 A low pass filter (LPF), 6, 7, and 14 and 19 90-degree phase shifter and 9 for a mixer and 8 A signal adder, 10 a band-pass filter (BPF) and 12 for a local oscillator and 11 A sampling signal oscillator, 15 a phase lock loop (PLL) and 17 for four counting-down circuits and 16 An A/D converter, $\pi/4$ shift QPSK signal point arrangement circuit, and 102 and 103 101 A root roll-off filter (rof), 104 a rectangular error detector and 106 for a rectangular error correction circuit and 105 A digital local demodulator, The input terminal of an input modulating signal and 152' 151 The output terminal of RF output signal, The quadrature modulation machine with which 1 consists of D/A converters 2 and 3, LPF 4 and 5, a mixer 6 and the 7 or 90-degree phase shifter 8, a signal adder 9, and a local oscillator 10, 100 is $\pi/4$ shift QPSK signal point arrangement circuit 101, rof 102 and 103, the rectangular error correction circuit 104, the rectangular error detector 105, and the digital-signal-processing circuit 106 that consists of digital local demodulators.

[0021] In drawing 1, an input modulating signal is given to $\pi/4$ shift QPSK signal point

THIS PAGE BLANK (USPTO)

arrangement circuit 101 through an input terminal 151. An input modulating signal by $\pi/4$ shift QPSK signal point arrangement circuit 101 $\pi/4$ shift QPSK modulating signal (eight signal points expressed with angle-of-deviation $\phi = m\pi/4$ on the unit circle of the two-dimensional coordinate plane expressed with the orthogonal axis of an inphase signal (i) and a rectangular signal (q) ($m=0-7$) — It is changed into refer to drawing 6 (a), and an inphase signal is given to rof102, a rectangular signal is given to rof103, and corrugating is carried out, respectively. The inphase signal I and the rectangular signal Q by which corrugating was carried out are given to the rectangular error correction circuit 104, respectively.

[0022] the inside of the output of the rectangular error correction circuit 104 — an inphase signal — D/A converter 2 of the analog quadrature modulation machine 1 — giving — a rectangular signal is given to D/A converter 3 of the analog quadrature modulation machine 1, and is changed into a modulated analog signal. Next, the inphase signal of this modulated analog signal is given to LPF4, and the cuff component by D/A conversion is removed and it is given to a mixer 6. Similarly, the rectangular signal of a modulated analog signal is given to LPF5, and the cuff component by D/A conversion is removed and it is given to a mixer 7.

[0023] A local oscillator 10 generates the rectangular carrier signal (IF signal) of a frequency f_{IF} , and gives it to a mixer 7 and the 90-degree phase shifter 8. The 90-degree phase shifter 8 gives the rectangular carrier signal given to the mixer 7 and the signal (inphase carrier signal) which delayed about 90 degrees of phases to a mixer 6. With a mixer 6 and a mixer 7, a product is carried out to a modulated analog signal, respectively, addition composition is carried out with the signal adder 9, and quadrature modulation is made by this. It returns to the digital local demodulator 106 through a mixer 19 in order to detect the quadrature modulation error generated with the analog quadrature modulation vessel 1 while the modulated wave signal of the output of the signal adder 9 is removed in an unnecessary frequency component through BPF11 and is sent out to RF circuit through modulation output terminal 152'.

[0024] In order to perform a digital recovery, frequency conversion of the frequency of the modulated wave signal which returns to the digital local demodulator 106 is carried out to $f_S/4$ from carrier frequency f_{IF} . (Here, f_S is the sampling frequency of the digital-signal-processing circuit 100, and is given to the digital-signal-processing circuit 100 and four counting-down circuits 15, respectively by the sampling signal (frequency f_S) generated with the sampling signal oscillator 12.) The rectangular carrier signal of the frequency f_{IF} which the local oscillator 10 generated is also given to a mixer 14 again.

[0025] First, with four counting-down circuits 15, 4 dividing of the inputted sampling signal is carried out, and it gives PLL16. With a mixer 14, it mixes with a carrier signal f_{IF} , and the output (frequency $f_{IF}+f_S/4$) of PLL16 extracts frequency component $f_S/4$ of the lower one by LPF13, and adds them to the 2nd input edge of PLL16. In this way, with a mixer 19, it mixes with the modulated wave signal which returns from BPF11, and the signal of obtained frequency $f_{IF}+f_S/4$ is given to LPF18. In LPF18, frequency component $f_S/4$ of the lower one are given to drawing A/D converter 17, it changes into a digital signal with A/D converter 17, and the local demodulator 106 is given.

[0026] The inphase recovery output i and the rectangular recovery output q which are restored to which and obtained give the error which detected and detected a quadrature-modulation error by inphase signals and rectangular signals [the inphase signal I before a modulation which is given to a rectangular error detector 105 and given from rof102 and rof103, respectively, and the rectangular signal Q before a modulation / respectively] to a rectangular error-correction circuit 104, respectively, and amend the rectangular error which generates with an analog quadrature-modulation vessel 1, respectively.

[0027] Since the digital rectangular cross demodulator constitutes the local demodulator 106 from the example of drawing 1, a rectangular error is not generated in a demodulator side. Therefore, it can be considered that all the rectangular errors detected in the rectangular error detector 105 are what was generated with the quadrature modulation vessel 1 of an analog. In the example of drawing 1, frequency conversion of the carrier frequency of the input signal of the local demodulator 106 is carried out to $f_S/4$ for simplifying the configuration of this digital rectangular cross demodulator.

THIS PAGE BLANK (USPTO)

[0028] The quadrature modulation circuit of this invention is considered as the configuration possessing a digital local rectangular cross demodulator in order to detect and compensate the error generated with an analog quadrature modulation vessel. The rectangular amplitude error (difference of the amplitude of the inphase component signal I and the amplitude of the quadrature component signal Q) dg and rectangular phase error (difference of phase [of the inphase component signal I] and phase of quadrature component signal Q) dphi are changed into the rectangular leak a equivalent to this (rate which the inphase signal I mixes in the rectangular signal Q), and the amplitude change ratio b (inphase signal gain before and behind a modulation). An ideal modulating signal is expressed with a degree type (1).

$I = \cos \phi$, $Q = \sin \phi$ formula (1) (however, $\phi = m \pi / 4$ and m, m= integer of 0-7)

[0029] In many cases, since the inphase signal I in front of quadrature modulation and the rectangular signal Q are generated in digital one, they are close to an almost ideal signal. On the other hand, the inphase signal i and rectangular signal q are expressed by the signal (local recovery signal) which restored to the analog quadrature modulation output with the ideal demodulator by the degree type (2) for the error (rectangular error) generated in connection with quadrature modulation.

$i = (1 + dg/2) \cos(\phi - d\phi/2)$, $q = (1 - dg/2) \sin(\phi + d\phi/2)$ (However, $K = 1 - dg/2$, $\phi' = \phi - d\phi/2$)

..... Formula (2) [0030] If a formula (2) normalizes the amplitude ($K = 1$) and phase simulation ($\phi = \phi'$) is taken, it is expressed with a degree type (3).

$i = (1 + dg) \cos \phi$, $q = (1 - dg) \sin \phi$ (however, $b = 1 + dg$, $a = d\phi$) Since the formula (3) rectangular-cross amplitude error dg and rectangular phase error dphi are small, the amplitude change ratio b of the rectangular leak a is a number near about 1 in about 0.

[0031] The analog quadrature modulation machine by the rectangular error generating model of a formula (3) and an example of circuitry which compensates a rectangular error are shown in drawing 5. Drawing 5 is an example explaining the principle of the rectangular error compensation approach of this invention of a block diagram. The input terminal with which 168 and 169 give the signals I and Q before a modulation, respectively, and 179 The output terminal of a modulation output signal, The input terminal of the rectangular leak a and 174 150 and 173 The input terminal of the amplitude change ratio b, The input terminal of amplitude change ratio $1/b$, and 171 and 175 170 The input terminal of the direct current offset di of an inphase signal, The input terminal of the direct current offset dq of a rectangular signal and 177 172 and 176 A cosomegact input terminal, 178 the rectangular error compensation section and 56 for a sinomegact input terminal and 50 An analog quadrature modulation machine, The multiplier of the rectangular error compensation section 50, and 57 and 59 51 and 53 The multiplier of the analog quadrature modulation machine 56, As for the adder of the rectangular error compensation section 50, 58, and 510 and 511, for 512 and 513, the mixer of the analog quadrature modulation machine 56, 52, and 54 and 55 are [the adder of the analog quadrature modulation machine 56 and 514] the signal adders of the analog quadrature modulation machine 56. However, fC is carrier frequency ($fC = fS/4$ and fS are a sampling frequency) at $\omega_{gac} = 2\pi fC$.

[0032] although the analog quadrature modulation machine 56 consists of a mixer 512,513, a signal adder 514 and a cosomegact input terminal 177, and a sinomegact input terminal 178 — a actual circuit — a circuit — rectangular errors, such as direct-current-offset di of an inphase signal, direct-current-offset dq of a rectangular signal, the rectangular leak a, and the amplitude change ratio b, occur according to an error factor variously. These are expressed with component 57-59,173-176,510,511 of the quadrature modulation machine 56.

[0033] A formula (3) is transformed, and if it asks for the formula which expresses a quadrature modulation error by the signal before a modulation (I, Q), and the local recovery signal (i, q), it will become a degree type (4).

$b = i/I$, $a = (q-Q)/I$ a formula (4) — it can ask for direct current offset (di, dq) by averaging a local recovery signal (i, q) again. The compensatory signal which negates these detected error components (a, $1/b$, di, dq) is generated, and after compensating the signals I and Q before a modulation by the rectangular error compensation section 50 prepared in front of the quadrature modulation machine 56 of drawing 5, a rectangular error compensation is attained by giving the

THIS PAGE BLANK (USPTO)

quadrature modulation machine 56.

[0034] Moreover, in order to perform automatically above-mentioned rectangular error detection compensation actuation, the signal at the time of the normal operation of a quadrature modulation machine performs error detection. In order to perform waveform transmission, it is made for a received wave to pass an identification point in digital radio in the place of the discrimination circuit of a receiver using a corrugating filter (the so-called roll-off filter). However, since the sending-out wave of a transmitter is a wave before passing along the corrugating filter by the side of a receiver, it does not pass an identification point to accuracy. Therefore, if the usual transmission wave form is used as a reference signal, even if it compares the transmission wave form before a modulation with a local recovery wave simply, exact modulation error detection cannot be performed. So, to the zero of a modulating-signal point coordinate, using the average of the data to the modulating-signal point in a point symmetric position, this is equalized and, in detection of the direct current offset of this invention, it considers as a direct-current-offset value. When all data are equalized simply, without using the average value of point symmetry data, it is for not calling for exact direct current offset but changing still in time according to the bias of the data at the time of the usual modulation actuation, in a short-time average.

[0035] Next, one example of the local demodulator 106 of drawing 1 is explained using drawing 3. Drawing 3 is drawing for explaining one example of the local demodulator of this invention. It is drawing for the block diagram in which drawing 3 (a) shows the configuration of a local demodulator, and drawing 3 (b) to explain the phase condition of an inphase and a rectangular carrier signal, and carrier frequency ($f_C = f_S/4$) and a white round head express $\cos \omega_C t$, and, as for the amplitude and f_C , a black dot expresses [an axis of abscissa / time amount and an axis of ordinate] $\sin \omega_C t$, and drawing 3 (c) is the block diagram showing the configuration of the concrete example of a digital demodulator. 30 — an A/D converter and 31 — a local oscillator, and 32 and 33 — a mixer, and 34 and 35 — LPF and 36 — 90-degree phase shifter and 154 — the input terminal of a signal, and 155 — the input terminal of a sampling frequency f_S , and 156 and 160 — the output terminal of the recovery inphase signal i , and 157 and 161 — the output terminal of the recovery rectangular cross signal q , and 37 — a multiplier, and 38 and 39 — a circuit changing switch and 158 — a constant “-1” — an input terminal and 159 are constant “0” input terminals

[0036] In order to perform a rectangular recovery in digital one, as shown in drawing 3 (a), with A/D converter 30, the recovery input signal of carrier frequency $f_C = f_S / 4$ given to A/D converter 30 through an input terminal 154 is digitized with the sampling frequency f_S of the sampling signal to which it is given from an input terminal 155, and is given to mixers 32 and 33, respectively.

[0037] Moreover, independently, the rectangular carrier signal $\sin \omega_C t$ ($\omega_C = 2\pi f_C$) generated with the local oscillator 31 is given to a mixer 33 and the 90-degree phase shifter 36, and gives the rectangular carrier signal given to the mixer 33 and the signal (inphase carrier signal) $\cos \omega_C t$ which delayed about 90 degrees of phases to a mixer 32 with the 90-degree phase shifter 36.

[0038] In a mixer 32, the product of the digitized recovery input signal and the digitized inphase carrier signal $\cos \omega_C t$ is carried out, it gives LPF34, LPF34 removes harmonic content, and an inphase signal is outputted through an output terminal 156. Similarly, in a mixer 33, the product of the digitized recovery input signal and the rectangular digitized carrier signal $\sin \omega_C t$ is carried out, it gives LPF35, LPF35 removes harmonic content, and an inphase signal is outputted through an output terminal 157. A digital recovery can be performed by this.

[0039] here, since the inphase and the rectangular carrier signal are also sampled with the sampling frequency f_S , when $t = n/f_S$ ($n = 0, 1, 2$ and $3, \dots$), the white round head of drawing 3 (b) and a black dot show — as — $\cos \omega_C t = \cos(n\pi/2) = -1, 0, \text{ and } 1, 0, \text{ and } \dots$ it becomes $\sin \omega_C t = \sin(n\pi/2) = 0, 1 \text{ and } 0, -1, \text{ and } \dots$ Drawing 3 (b), i.e., the actuation which will carry out the product of an inphase and the rectangular carrier signal if it sets up with $f_C = f_S/4$, will be performed repeatedly, changing the multiplication of “1”, “0”, and “-1.”

[0040] One concrete example of a digital demodulator is shown in drawing 3 (c). A multiplier 37

THIS PAGE BLANK (USPTO)

applies the constant “-1” given to the demodulator input signal from the input terminal 158, and reverses the polarity of a signal. Moreover, a constant “0” is given from an input terminal 159. Circuit changing switches 38 and 39 are switches of 4 inputs, and the number (0-3) given to the input terminal supports 0-3 of the sampling time amount of drawing 3 (b), and can realize a rectangular recovery in digital one by the configuration of drawing 3 (c).

[0041] Although the digital local rectangular cross recovery which a rectangular error does not generate is realizable with the example of drawing 3, since the analog circuit is inserted, between the modulating signal (I, Q) in the input edge of the analog quadrature modulation machine 1, and a local demodulator output signal (i, q), phase contrast arises with a modulating signal and a local recovery output, so that it may understand with the block diagram of drawing 1. In order to detect a quadrature modulation error in the rectangular error detector 105, the phase needs to be correct among these signals. One example of the phase lock loop of a local demodulator is shown in drawing 4.

[0042] Drawing 4 is the block diagram showing the configuration of one example of the phase lock loop of the local demodulator 106 of this invention. The input terminal of recovery inphase signal i' before phase correction and 163 162 The input terminal of recovery rectangular cross signal q' before phase correction, The input terminal of the modulation rectangular cross signal Q and 167 166 The input terminal of the modulation inphase signal I, Phase compensator, and 41, 43, 44 and 45, 411, 413 40 A multiplier, For a trigonometric function ROM and 48, as for a phase contrast detector and 164, a delay register and 410 are [42, 46, and 49, 412 / an adder and 47 / the output terminal of the recovery inphase signal i after phase correction and 165] the output terminals of the recovery rectangular cross signal q after phase correction.

[0043] drawing 4 — setting — about [minding input terminals 162 and 163 for the recovery signal before phase correction (i', q')] — the phase compensating circuit 40 — giving — about — phase contrast theta is amended in the phase compensating circuit 40. Phase compensator 40 consists of multipliers 41, 43, 44, and 45 and adders 42 and 46. $i = i' \cos \theta - q' \sin \theta$
 $q = i' \sin \theta + q' \cos \theta$ It is calculating a formula (6) and phase correction is performed. The recovery signal (i, q) which carried out phase correction is comparing with a modulating signal (I, Q) in the phase contrast detector 410, and phase error $\Delta \theta$ is detected.

[0044] It consists of a multiplier 411, 413 and an adder 412, and the phase contrast detector 410 is $\Delta \theta \cdot \sin \Delta \theta = \sin (\theta_T - \theta_R)$.

$= \sin \theta_T \cos \theta_R - \cos \theta_T \sin \theta_R = Q_i - I_q$ A formula (7) is calculated. By the formula (7), θ_T is the phase angle ($\tan \theta_T = Q/I$) of a sending signal, and θ_R is the phase angle ($\tan \theta_R = q/i$) of a local recovery signal. The accumulator which consists of an adder 49 and a delay register 48 integrates detected phase error $\Delta \theta$, it becomes phase contrast θ , changes this into $\cos \theta$ and $\sin \theta$ by the trigonometric function ROM 47, and inputs it into phase compensator 40.

[0045] The phase contrast θ which is the integrated value whenever phase error $\Delta \theta$ is called for converges the phase lock loop of drawing 4 on true phase contrast, and phase error $\Delta \theta$ operates so that it may converge on 0. In the phase lock loop of drawing 4, in order to apply to the local demodulator of a modulator, the carrier frequency of a modulation and a recovery is in agreement, and a frequency does not need to synchronize like the phase lock loop of the usual demodulator. Moreover, since what is necessary is just to detect the fixed amount of phase shifts which also generates phase contrast by delay of an analog circuit, it is detectable in the circuit of an easy configuration.

[0046] The block diagram of above-mentioned drawing 5 explains one example of the rectangular error correction circuit 104 in the example of drawing 1. As already explained, the quadrature modulation machine 56 models an actual analog quadrature modulation machine, and expresses it with an ideal quadrature modulation machine and the circuit element which generates an error. Since the rectangular leak a shows the rate which the inphase signal I mixes in the rectangular signal Q as shown in a formula (3), with a multiplier 57, it is hung on an I signal and adds the output-value $a \cdot I$ to a Q signal with an adder 58. Since the amplitude change ratio b expresses amplitude change of the inphase signal I, it hangs on an I signal with a multiplier 59 ($= b \cdot I$). Direct current offset d_i and d_q is an in one direction flowed part of the inphase signal I and the

THIS PAGE BLANK (USPTO)

rectangular signal Q, respectively, and is added to adders 510 and 511, respectively.

[0047] These error components generated with the analog quadrature modulation vessel 56 are compensated with the rectangular error compensation section 50 prepared in front of the quadrature modulation machine 56. The rectangular leak a detected by error detection means to mention later is given to a multiplier 51 through the input terminal 150 of the rectangular leak a, and a multiplier 51 is hung on the inphase signal I of the signal before a modulation given through an input terminal 168, and it gives it to an adder 52 in quest of $a \cdot I$. In an adder 52, compensation is performed by subtracting from the rectangular signal Q of the signal before a modulation to which $a \cdot I$ is given through an input terminal 169. Similarly, the amplitude change ratio b is given to a multiplier 53 through the input terminal 170 of inverse number $1/b$ in quest of the inverse number $(1/b)$, is hung on the inphase signal I with a multiplier 53, and is compensated.

Furthermore, direct current offset d_i and d_q is given to adders 54 and 55 through an input terminal 171 and an input terminal 172, respectively, and can be compensated by subtracting from the inphase signal I and the rectangular signal Q with adders 54 and 55, respectively.

[0048] One example of detection of the direct current offset (d_i , d_q) of a quadrature modulation machine and compensation by this invention is shown in drawing 6. Drawing 6 is drawing for explaining one example of direct-current-offset compensation of this invention. Drawing 6 (b) is the block diagram showing the configuration of one example of a compensating circuit. drawing 6 (b) — setting — 180 — the input terminal of the inphase signal i, and 181 — for a direct-current-offset detector and 61, as for an adder and 63, a low pass filter (LPF) and 62 are [the input terminal of the rectangular signal q, and 182 / the input terminal of the modulation number m, and 60 / a delay register and 183] the output terminals of direct current offset (d_i , d_q).

[0049] The detection approach of direct current offset is explained using drawing of $\pi/4$ shift QPSK modulating signal (eight signal points) expressed on the two-dimensional coordinate plane first expressed with the orthogonal axis of the inphase signal (i) of drawing 6 (a), and a rectangular signal (q). The direct-current-offset vectors d_i and d_q shown by the continuous-line arrow head are added to the front [modulation] inphase rectangular cross signal (I) shown by the dotted line of drawing 6 (a), and the modulating signal on the (Q) shaft (uptrend of a longitudinal direction wavy line arrow head and a lengthwise direction wavy line arrow head), and direct current offset serves as a local recovery inphase rectangular cross signal (i) and a signal on the (q) shaft, and appears. Since the signal point of $\pi/4$ shift QPSK modulation technique is considered in the example of drawing 6 (a), it becomes the point of angle-of-deviation $\phi = m \pi / 4$ ($m=0-7$) on the circle centering on the zero of (i) and the (q) shaft.

[0050] As mentioned above, a modulator output signal serves as a point which varied around the point arranging [signal] at the signal-decision event for the wave response of a root roll-off filter, and appears. For this reason, in order to detect direct current offset, a local recovery signal is equalized with a low pass filter, and a dc component is extracted. By the way, in the state of the normal operation of a modulator, the data inputted are an almost random signal. Therefore, in the short time amount section, even if it equalizes a recovery signal, there is no guarantee to which the average is set to 0, and it must equalize over quite long time amount. Then, the signal point data of a symmetric position are equalized to the zero of a signal arrangement side. By carrying out like this, the frequency which can acquire direct-current-offset detection data becomes high, and can make the time constant of equalization small.

[0051] Next, the concrete example of direct-current-offset compensation is explained using drawing 6 (b). The modulating-signal number m is a value which shows the angle of deviation of the signal point of drawing 6 (a). The local recovery outputs i and q and the modulating-signal number m are given to the direct-current-offset detector 60 through an input terminal 180, 181, 182, respectively, and direct current offset is detected by the above-mentioned detection approach. For example, the registers r_0-r_7 of the number of the points arranging [modulating-signal] (drawing 6 (a) eight pieces) are formed in the direct-current-offset detector 60 (not shown), when the modulating-signal number m is a signal of 0, the local recovery outputs i and q are memorized to a register r_0 , hereafter, other registers are the same and the local recovery outputs i and q are memorized by the register r_m of the number specified by the modulating-signal number m. And close [of those data] clears the register which was at

THIS PAGE BLANK (USPTO)

the same time it computes those average values and gives LPF61, when it investigates whether there are any data or there is nothing to the register which serves as the modulating-signal number m and pair whenever a new recovery signal inputs into the direct-current-offset detector 60 and is in it. Moreover, when data are already memorized by the register with which the local recovery outputs i and q inputted newly should be memorized, data new to old data are overwritten, for example (for example, the method of memorizing the average is also considered). As mentioned above, by making into a pair the signal point which is in the zero of a modulating-signal coordinate plane in a point symmetric position, whenever a recovery signal inputs, when there are data used as a pair, the average of two data used as the pair is computed with the flag of a modulating-signal number. And clear [of the value of those registers] is carried out, and the computed average value is given to LPF61 at the same time it computes the average value of two data used as a pair. Next, the direct-current-offset value detected in the direct-current-offset detector 60 is equalized by LPF61, has dispersion by the wave response of a root roll-off filter oppressed, and is given to an adder 62.

[0052] The output signal of an adder 62 is given to the delay register 63 while it is given to an output terminal 183. And the output signal of the delay register 63 is input terminal ***** of another side of the account 62 of addition. The signal given from LPF61 is integrated by this with an adder 62 and the accumulator which consisted of delay registers 63. The integrated signal, i.e., direct current offset, (d_i , d_q) is given to the rectangular error compensation section 50 of drawing 5, and compensation is performed in the rectangular error compensation section 50. If completed as the actual value of direct current offset by the compensation value, the output of the direct current offset (d_i , d_q) detected and LPF61 will operate so that it may converge on 0.

[0053] Without using the special detecting signal for detecting direct current offset according to the example of drawing 6, direct-current-offset detection is attained with the signal at the time of the normal operation of a modulator, and a presser foot and an exact direct-current-offset compensation can perform average fluctuation by dispersion of the detection value by the wave response of a root roll-off filter, and the modulating signal.

[0054] As mentioned above, in order to compensate a quadrature modulation error by the formula (3), it is necessary to perform amplitude normalization of the output signals i and q of a local demodulator. Amplitude normalization should just break the inphase component i and a quadrature component q by the square root of the sum of squares of the inphase component i and a quadrature component q , respectively. However, implementation is not easy for digital signal processing for which operations, such as a required square root and division process, use only addition and multiplication here.

[0055] Then, as shown in drawing 7, the amplitude normalization circuit which addition and multiplication depend is needed. Drawing 7 is a block diagram showing the configuration of one example of the amplitude normalization circuit by addition and multiplication. 184 — the input terminal of the inphase signal i , and 185 — the input terminal of the rectangular signal q , and 186 — a constant "0.5" — for a multiplier, and 72 and 74, as for an equalization circuit and 188, an adder and 75 are [a constant "1.5" input terminal, and 70, 71, 73, 76 and 77 / an input terminal and 187 / the output terminal of the inphase signal i and 189] the output terminals of the rectangular signal q . It connects with a multiplier 70 at a duplex (it is one at a time to two input edges), and an input terminal 184 is connected to a multiplier 76. Moreover, an input terminal 185 is also connected to a multiplier 71 at a duplex (it is one at a time to two input edges), and it connects with a multiplier 77. The outgoing end of a multiplier 70 and the outgoing end of a multiplier 71 are connected to an adder 72, respectively, and the outgoing end of an adder 72 is connected to a multiplier 73. An input terminal 186 is connected to a multiplier 73, and an input terminal 187 is connected to + (plus) input edge of an adder 74. The outgoing end of a multiplier 73 is connected to - (minus) input edge of an adder 74, the outgoing end of an adder 74 is connected to the equalization circuit 75, and the outgoing end of the equalization circuit 75 is connected to a multiplier 76 and a multiplier 77, respectively. The outgoing end of a multiplier 76 is connected to an output terminal 188, and the outgoing end of a multiplier 77 is connected to an output terminal 189.

THIS PAGE BLANK (USPTO)

[0056] In the example of drawing 7, the amplitude of the local demodulator output signals i and q before normalization assumes that it is a value near about 1. With the value near 1, x presupposes that it can express $x=1+e$ ($e \ll 1$). At this time, the inverse number of the square root of x can be approximated by the following formula (8).

$X^{-1/2} = (1+e)^{-1/2} = 1 - (1/2)e + (3/4)e^2 - \dots$ If formula (8) $e=x-1$ is substituted for a formula (8), it will become the following formula (9).

$x^{-1/2} \approx 1 - 0.5(x-1) = 1.5 - 0.5x$ It can ask for the inverse number of a formula (9), i.e., the numerical square root near 1 in general, by multiplication and subtraction by the formula (9).

[0057] It asks for the sum of squares of the amplitude of the local demodulator output signals i and q before normalization with the multipliers 70 and 71 and adder 72 of drawing 7, and if 0.5 is hung on this with a multiplier 73 and it subtracts from 1.5 with an adder 74, the inverse number of the sum of squares of the amplitude of the local demodulator output signals i and q will be called for by the formula (9). As explanation of the example of drawing 6 described, the instant data of the amplitude of the local demodulator output signals i and q carry out amplitude fluctuation for the wave response of a root roll-off filter. Then, the instant data of the inverse number of the sum of squares are averaged in the equalization circuit 75, with multipliers 76 and 77, multiplication is carried out to the amplitude of the local demodulator output signals i and q , and amplitude normalization is performed.

[0058] Drawing 8 explains one example of quadrature modulation error compensation of this invention. Drawing 8 is drawing showing detection of the quadrature modulation error of this invention, and the configuration of one example of compensation. A recovery inphase signal i input terminal and 191 190 A front [modulation] inphase signal I input terminal, A front [modulation] rectangular cross signal Q input terminal and 193 192 The input terminal of the recovery rectangular cross signal q , 194 a multiplier M input terminal and 196 for the input terminal of the modulation number m , and 195 A multiplier N input terminal, 197 a constant "1" input terminal and 80 for a constant "-1" input terminal and 198 A rectangular error detector, The adder in the rectangular error detector 80, and 88 and 89, 810, 813 81 and 82 An adder, The output terminal of multiplier $1/b$ a delay register and whose 199 the multiplier in the rectangular error detector 80, and 86 and 87 are [as for an equalization circuit, and 811 and 812] the inverse numbers of a gain for 83, 84, and 85, and 200 are the output terminals of the rectangular leak a .

[0059] A formula (4) performs detection of a quadrature modulation error (the rectangular leak a and the amplitude change ratio b). The division process by the inphase signal I before a modulation is needed here. Since a modulating-signal point changes a value by the modulation number m so that it may understand from the becoming irregular point signal plot plan of drawing 6 (a), it is necessary to also change the numerical orientation method of inverse number $1/I$. If it asks for the inverse number of number $x=c+e$ ($e \ll c$) near several c of arbitration like count of a formula (8), it will become a degree type (10).

$$x^{-1} = 1/(c+e) = c^{-1}/(1+(e/c))$$

$\approx c^{-1}(1 - (e/c)) = 2/c - x/c^2$ Formula (10) [0060] modulation number $m =$ -- the time of 0 and 4 -- $[**1]$ and modulation number $m =$ -- since I is set to 0 when it is 2 and 6, and I is set to $**21/2/2 = **0.707$ when the number of the modulation numbers m is odd, inverse number $1/I$ comes to be shown in drawing 9. Drawing 9 is drawing which expressed about one example of the modulation number m and the relation between inverse number $1/I$. M and N are the values when expressing inverse number $1/[\text{of } I] I$ at a degree type (11) in drawing 9.

$1 - I = N (M - 1)$ a formula (11), however $m =$ -- since it is acalculia at the time of 2 and 6, detection of a quadrature modulation error is not performed. As shown in a formula (11), count of the inverse number can be processed by multiplication and subtraction.

[0061] In drawing 8, for count of inverse number $1/I$, the modulation number m is given to the rectangular error detector 80 through an input terminal 194, and the inphase signal I before a modulation is given to - (minus) input edge of the adder 81 of the rectangular error detector 80 through an input terminal 191. The output signal of an adder 81 is given to a multiplier 83, and calculates inverse number $1/[\text{of } I] I$ with an adder 81 and a multiplier 83. Multipliers M and N are constants which drawing 9 defined, a multiplier M is given to + (plus) input edge of an adder

THIS PAGE BLANK (USPTO)

81 through an input terminal 195, and a multiplier N is given to a multiplier 83 through an input terminal 196. $m = \frac{1}{I}$ inverse number count is not performed at the time of 2 and 6. Multipliers 84 and 85 are given, respectively as a result of [of a multiplier 83] count (i.e., inverse number $1 / I$).

[0062] Moreover, for count of the rectangular leak a, the rectangular signal Q before a modulation is given to - (minus) input edge of the adder 82 of the rectangular error detector 80 through an input terminal 192, and the recovery rectangular cross signal q is given to + (plus) input edge of the adder 82 of the rectangular error detector 80 through an input terminal 193. The multiplication of $q - Q$ calculated with the adder 82 is carried out to inverse number $1 / [\text{of } I]$ with a multiplier 85, the instantaneous-sampling-detection value of the rectangular leak a is calculated, and the equalization circuit 87 is given.

[0063] In the equalization circuit 87, one input edge of an adder 810 is given in quest of the average of the rectangular leak a. While the output of an adder 810 is outputted through an output terminal 200, the delay register 812 is given and the output of the delay register 812 is given to the input edge of another side of an adder 810. By this, the integrated value of the rectangular leak a is calculated with the accumulator which consists of an adder 810 and a delay register 812. The calculated rectangular leak integrated value is given to the rectangular error compensation section 50 of drawing 5, and performs rectangular leak compensation.

[0064] Next, in order to compensate the amplitude change ratio b, the inphase signal i after a recovery is given to a multiplier 84 through an input terminal 190. In a multiplier 84, inverse number $1 / [\text{of } I \text{ given to the inphase signal } i \text{ after a recovery from a multiplier 83 }]$ I is hung, the instantaneous value of the amplitude change ratio b is calculated, and the equalization circuit 86 is given.

[0065] In the equalization circuit 86, the average of the amplitude change ratio b is calculated and one input edge of an adder 88 is given. A constant "-1" is given to the input edge of another side of an adder 88 through an input terminal 197. Next, the output value $b - 1$ of an adder 88 is given to one input edge of an adder 89, and the output signal of an adder 89 is given to the delay register 811 while it is given to - (minus) input edge of an adder 813. The output signal of the delay register 811 is given to the input edge of another side of an adder 88. That is, the amplitude change ratio b is set to 1 after having been completed by compensation, and the way things stand, it cannot be accumulated. For this reason, $b - 1$ is calculated with an adder 88, and the accumulator which consists of an adder 89 and a delay register 811 integrates this.

[0066] In compensation of the amplitude change ratio b, a required value is the inverse number of the amplitude change ratio b. Then, using the approach which described the formula (10), by subtracting the integrated value of $b - 1$ from 1 with an adder 813, it asks for the inverse number of the amplitude change ratio b, it gives the rectangular error compensation section 50, and an amplitude change ratio is compensated.

[0067] In the example of drawing 8, since the inverse number operation which is hard to treat in digital signal processing can be processed with a multiplier and an adder, a configuration can be simplified substantially. The example of this invention constitutes the whole of each parameter to control from the form of an accumulator (the phase simulation of drawing 4, the direct current offset of drawing 6, rectangular leak of drawing 8 and an amplitude change ratio). Therefore, even if a certain noise component joins an instantaneous-sampling-detection value, the effect is pressed down small. Moreover, there is an advantage which convergence of each compensation data value can perform in a short time dramatically by carrying out evacuation storage, putting the data value of the register of the accumulator of each control circuit on memory at the time of termination of a modulator of operation, and starting modulation actuation, after setting to memory the data which were carrying out storage maintenance at each register at the time of a next restart of operation.

[0068] As mentioned above, although explanation of an example explained the modulator of $\pi / 4$ shift QPSK modulation technique to the example, if this invention is quadrature modulation, it cannot be overemphasized that it can apply to other modulation techniques.

[0069]

[Effect of the Invention] As explained above, according to this invention, the quadrature

THIS PAGE BLANK (USPTO)

modulation error generated with the circuit element deflection of an analog quadrature modulation machine can be detected and amended to accuracy by having a digital local demodulator. For analog modulation, in the quadrature modulation machine of a digital method, the D/A converter of the required high speed is not required, at a low speed, using the D/A converter of cheapness and a low power, since direct modulation is possible, a carrier frequency conversion number of stages can also be reduced, and an analog circuit part can be simplified. Moreover, since detection of a modulation error can be automatically performed in the usual modulation actuation not using the special detecting signal for error detection, it is not necessary to perform special circuit actuation for amendment, and follows automatically also to fluctuation of a modulation error, and always exact rectangular error correction is possible. Moreover, it can follow also to the quadrature modulation error changed by fluctuation factors, such as deflection of a component, proper, temperature, supply voltage, and secular fluctuation. Furthermore, since complicated operations, such as a square root operation required for signal processing of control and an inverse number operation, are not carried out but all can be processed by multiplication and addition, the configuration of the digital processing section can be simplified dramatically and a design degree of freedom increases further again. Furthermore, since oppression of a noise etc. can be performed since it is compensating by integral value control using the accumulator, and the integral value itself turns into correction value, the data of the accumulator at the time of modulation actuation termination are memorized in memory, and very high-speed amendment actuation is attained by initializing to an accumulator at the time of a restart of operation.

[Translation done.]

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-339452
(P2001-339452A)

(43) 公開日 平成13年12月7日 (2001.12.7)

(51) Int.Cl.⁷

識別記号

F I

ターム(参考)

H 0 4 L 27/20
27/00

H 0 4 L 27/20
27/00

Z 5 K 0 0 4
Z

審査請求 未請求 請求項の数16 O L (全 14 頁)

(21) 出願番号 特願2000-156825(P2000-156825)

(22) 出願日 平成12年5月26日 (2000.5.26)

(71) 出願人 000001122

株式会社日立国際電気
東京都中野区東中野三丁目14番20号

(72) 発明者 大西 誠

東京都小平市御幸町32番地 日立電子株式
会社小金井工場内

(72) 発明者 佐々 敦

東京都小平市御幸町32番地 日立電子株式
会社小金井工場内

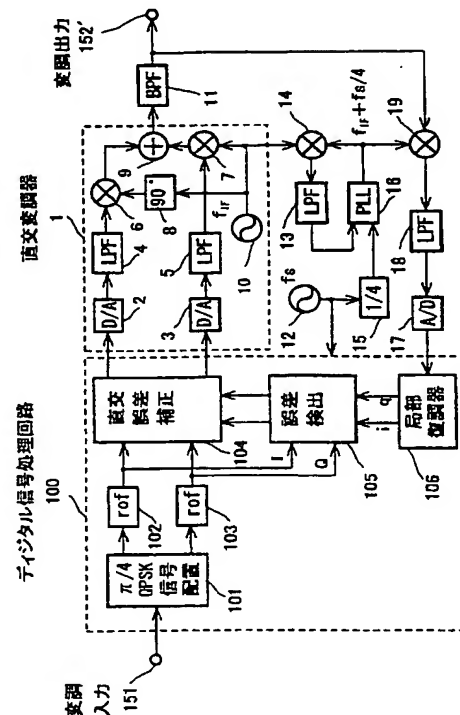
Fターム(参考) 5K004 AA05 FA05 FF05

(54) 【発明の名称】 直交変調装置及び直交変調誤差検出方法

(57) 【要約】

【課題】 回路の不具合によって生ずる直交変調誤差を自動的に補償することのできるアナログ直交変調器を提供する。

【解決手段】 アナログ直交変調回路にデジタル局部復調器を設け、変調前変調信号と、復調信号を比較することにより、直流オフセット、直交変調誤差などを検出し、直交変調器の前段に設けた直交補正回路において補正信号を加えて直交変調誤差の自動補正を行う。アナログ回路の不全による直交変調誤差が発生しないアナログ直交変調器が実現できる。高速なD/A変換器が不要で、直接変調が可能なので、周波数変換が省略でき、付随するアナログ回路部分の大幅な削減が可能になる。



【特許請求の範囲】

【請求項1】 入力変調信号を直交変調する直交変調装置において、
前記入力変調信号を直交変調する直交変調器と
該直交変調器によって直交変調された信号を帰還し、該
帰還信号を直交復調する局部復調器と、
該局部復調した復調信号と、前記入力変調信号とを比較
して直交変調誤差を検出する誤差検出器と、
検出した該直交誤差によって前記入力変調信号の直交誤
差補正を行なう直交誤差補正回路とを備え、
前記直交誤差によって前記入力変調信号を前もって補正
してから前記直交変調器に与えることによって前記直交
変調器の誤差を補償することを特徴とする直交変調装
置。

【請求項2】 請求項1記載の直交変調装置において、
前記入力変調信号をアナログ信号に変換するD/A変換器
と、
前記帰還信号をデジタル信号に変換するA/D変換器と
を備え、前記直交変調器をアナログ回路で構成し、前記
局部復調器をデジタル回路で
構成し、前記局部復調器に与えられる前記帰還信号の搬
送波周波数が前記局部復調器の動作標本化周波数の1/
4に等しくなるように前記帰還信号の搬送波周波数を周
波数変換することによって搬送波同期したことを特徴と
する直交変調装置。

【請求項3】 請求項2記載の直交変調装置において、
前記A/D変換器によって変換されたデジタル信号に定
数“−1”を乗算して極性反転する乗算器と、
前記デジタル信号と、“0”データと、前記極性反転
したデジタル信号と、“0”データとを前記局部復調
器の動作標本化周波数の1/4のタイミングで切替えて
復調同相信号を出力する第1の切替え器と、
“0”データと、前記デジタル信号と、“0”データ
と、前記極性反転したデジタル信号とを前記局部復調
器の動作標本化周波数の1/4のタイミングで切替えて
復調直交信号を出力する第2の切替え器とを備え、
前記帰還信号を直交復調することを特徴とする直交変調
装置。

【請求項4】 請求項3記載の直交変調装置において、
前記第1の切替え器の出力信号の高調波成分を除去する
第1の低域通過フィルタと、
前記第2の切替え器の出力信号の高調波成分を除去する
第2の低域通過フィルタとを備えたことを特徴とする直
交変調装置。

【請求項5】 請求項1乃至請求項4記載の直交変調装
置において、
前記帰還信号を位相シフトすることによって、前記局部
復調器と前記直交変調器の搬送波同期を行うことを特徴
とする直交変調装置。

【請求項6】 請求項1乃至請求項5記載の直交変調装

置において、

前記局部復調器で復調した復調信号の復調同相信号と復
調直交信号の振幅が前記入力変調信号の振幅と同一にな
るように正規化する正規化手段を備えたことを特徴とす
る直交変調装置。

【請求項7】 請求項6記載の直交変調装置において、
前記正規化手段は、
前記復調同相信号の自乗値を算出する第1の乗算器と、
前記復調直交信号の自乗値を算出する第2の乗算器と、
前記復調同相信号の自乗値と前記復調直交信号の自乗値
とを加算する第1の加算器と、
該第1の加算器の加算値に0.5を乗算する第3の乗算器
と、
1.5から該第3の乗算器の乗算値を減算する減算器とを
備えることによって、前記局部復調器が復調した前記復
調信号の振幅正規化を行うことを特徴とする直交変調装
置。

【請求項8】 請求項6または請求項7記載の直交変調
装置において、
正規化した前記入力変調信号を平均して平均値を算出す
る平均化回路と、
前記復調同相信号と前記平均値とを乗算し正規化同相信
号を出力する乗算器と、
前記復調直交信号と前記平均値とを乗算し正規化直交信
号を出力する乗算器とを備えたことを特徴とする直交変
調装置。

【請求項9】 請求項1乃至請求項8記載の直交変調装
置において、
前記局部復調器が復調した復調信号を入力し、前記復調
同相信号と前記復調直交信号の振幅値と、前記復調信号
の変調信号配置点を識別するためのフラグとを記憶する
レジスタと、
前記復調信号が入力する毎に、前記フラグにより、変調
信号座標面の原点に点対称な位置にある信号点を対とし
て、対となるデータが有る場合には、該対となる2つの
データの平均値を算出する平均値算出手段とを備え、
平均値算出手段が前記対となる2つのデータの平均値を
算出すると同時に前記レジスタの値をクリヤし、算出し
た該平均値を前記直交変調器により発生する直流オフセ
ット値とすることを特徴とする直交変調装置。

【請求項10】 請求項9記載の直交変調装置におい
て、
前記直流オフセット値を所定時間平均するデジタル低
域通過フィルタと、
該平均した直流オフセット値をさらに積分する積分器と
を備え、
該積分した直流オフセット値を、前記直交誤差として前
記直交誤差補正回路に与えることを特徴とする直交変調
装置。

【請求項11】 請求項9記載の直交変調装置におい

て、
前記直交変調器の発生する直交リーク値を算出する算出手段と、
算出した該直交リーク値を所定時間平均する平均化回路と、
該平均化回路によって平均された直交リーク値を積分する積分器とを備え、
前記直交誤差補正回路は、更に、前記積分器によって積分された直交リーク値を前記入力変調信号の同相信号に
乗算する乗算器と、該乗算器によって乗算された前記入
力変調信号の同相信号を前記変調前直交信号から減算し
て直交リーク補正信号を求める減算器とを有し、
前記直交変調器によって生ずる前記直交リークを補償す
ることを特徴とする直交変調装置。

【請求項12】 請求項11記載の直交変調装置において、前記算出手段は、
前記復調同相信号を i とし、前記復調直交信号を q とし、
前記直交変調器に入力する前の前記変調信号の同相信号
を I 、直交信号を Q としたとき、直交リーク値 a を、 $a =$
 $(q - I) / I$ として算出することを特徴とする直交変調
装置。

【請求項13】 請求項9記載の直交変調装置において、
前記直交変調器の発生する振幅変化比を算出する算出手段と、
算出した該振幅変化比を所定時間平均する平均化回路
と、
該平均化回路によって平均された振幅変化比をから1を
減算して積分する積分器とを備え、
前記直交誤差補正回路は、更に、前記積分器によって積
分された振幅変化比を前記入力変調信号の同相信号に乗
算する乗算器を有し、
前記直交変調器によって生ずる前記振幅変化比を補償す
ることを特徴とする直交変調装置。

【請求項14】 請求項13記載の直交変調装置において、前記算出手段は、前記復調同相信号を i とし、前記
復調直交信号を q とし、前記直交変調器に入力する前の
前記変調信号の同相信号を I としたとき、振幅変化比 b
を、 $b = i / I$ として算出することを特徴とする直交変調
装置。

【請求項15】 請求項1乃至請求項14記載の直交変
調装置において、
前記直交変調装置の動作終了時に、前記デジタル低域
通過フィルタ及び前記積分器を構成するシフトレジスタ
のデータ値を対比するメモリを備え、
動作再開時に退避したデータ値を該メモリから読み出し
て各レジスタに設定してから動作させることを特徴とす
る直交変調装置。

【請求項16】 請求項1乃至請求項15記載の直交変
調装置において、

同相信号成分が直交信号成分に漏れ込む直交リーク a
と、同相信号成分の振幅変化比 b によって前記直交変調
誤差を表し、
前記復調同相信号を i とし、前記復調直交信号を q とし、
前記直交変調器に入力する前の前記変調信号の同相信号
を I 、直交信号を Q としたとき、
直交リーク a を、 $a = (q - I) / I$ で算出し、
振幅変化比 b を、 $b = i / I$ で算出することによって、前記
直交変調器によって生ずる直交変調誤差を検出すること
を特徴とする直交変調誤差検出方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は直交変調器に係わ
り、特に直交変調誤差の補償に関する。

【0002】

【従来の技術】携帯電話などの普及により無線通信需要
の急速な増大に対応して、無線通信のデジタル化が行
われている。デジタル無線では、直交した（位相が90
°異なる）2つの搬送波信号（同相信号と直交信号）に
別々の情報を変調する直交変調方式が主に用いられる。
直交変調を実現する手段としては、アナログ方式とディ
ジタル方式とがある。

【0003】アナログ方式の直交変調では、直交搬送波
信号をそれぞれミキサ（信号混合器）により変調信号と
乗算し、乗算した各々の信号を信号加算器で合成するこ
とにより変調する。一方、デジタル方式の直交変調で
は、直交変調波信号の合成を全てデジタル回路により
実行する。図2によってデジタル直交変調方式を用い
た送信機について説明する。

【0004】図2は従来のデジタル直交変調方式を用
いた送信機の構成を示すブロック図である。151は入力
変調信号の入力端子、20はデジタル直交変調器、21は
D/A変換器、22は低域通過フィルタ（LPF）、23と26はミ
キサ、24と27は局部発振器、25と28は帯域通過フィルタ
（BPF）、29は電力増幅器（HPA）、152は出力搬送波信
号（RF出力信号）の出力端子、153は標準化周波数入力
端子である。

【0005】図2において、入力変調信号が入力端子15
1を介してデジタル直交変調器20に与えられる。ディ
ジタル直交変調器20では与えられた入力変調信号を直交
変調した後、D/A変換器21に与える。D/A変換器21は、標
本化周波数入力端子153から与えられる標準化信号の標
本化周波数 f_s のタイミングで動作して、入力した直交変
調信号をアナログ信号に変換し、LPF22に与える。LPF22
では、入力した信号から折返し成分を除去し、ミキサ23
に与える。デジタル変調では、変調搬送波信号の周波
数を標準化周波数 f_s の1/4にすると、信号処理が簡単
になるので、この方法がよく用いられる。この標準化周波
数 f_s は通常、数MHz程度の値である。LPF22は、この標
本化周波数 f_s の1/4のタイミング（ $f_s/4$ ）で動作する。他

方、無線送信機の出力搬送波信号の周波数 f_{RF} は数百MHzであるので、周波数変換を行う必要がある。

【0006】まず局部発振器24で第1局発振信号（周波数 f_{LO1} ）を発生しミキサ23に与えることにより、ミキサ23ではLPF22から入力するアナログ変調信号を周波数混合してBPF25に与える。BPF25は、入力した信号から、イメージ成分（ $f_{LO1} - f_s/4$ ）を除去し、周波数 f_{IF} （ $f_{IF} = f_{LO1} + f_s/4$ ）の中間周波数（IF）信号を出力しミキサ26に与える。上述と同様にミキサ26、局部発振器27、帯域通過フィルタ28によりIF信号を出力搬送波（RF出力）信号（周波数 f_{RF} ）に周波数変換し、HPA29を通して増幅して、出力端子152を介してRF出力信号として送信する。即ち、局部発振器27で第2局発振信号 f_{LO2} （ $f_{LO2} = f_{RF} - f_{IF}$ ）をミキサ26に与え、BPF25から入力するIF信号を、ミキサ26により周波数変換して周波数（ $f_{RF} = f_{LO2} + f_{IF}$ ）の信号をBPF28に与える。BPF28は、入力した信号から、不要周波数成分（局発リーク）を除去してHPA29に与える。上述のように、デジタル方式では周波数変換が必要となるが、折返し成分、イメージ信号、局発リークを除去するために、BPF25やBPF28には急峻な周波数特性が必要となるため、アナログ回路部が大規模となる。

【0007】

【発明が解決しようとする課題】前述の従来技術の直交変調方式には、以下に述べるような欠点がある。まずアナログ直交変調器では、アナログ回路素子によって変調を実現するため、直交位相差を正確に90°にするのが難しい。また同相信号の振幅と直交信号の振幅を正確に等しく合せるのも困難である。更に、変調信号の直流分（直流オフセット）は0でなければならないが、回路素子の偏差により直流オフセットが生ずるため、0にすることができない。これらの直交変調誤差は更に、素子固有の偏差、温度、電源電圧、経年変動等の変動要因で変動することも問題となる。

【0008】次にデジタル直交変調器では、アナログ回路に起因する変動を避け、直交変調誤差のない直交変調が可能である。また、直交変調出力をアナログ信号に変換するD/A変換器も1個ですむ。しかしながら、デジタル方式の直交変調器の場合には、上述したように搬送波周波数が動作標準化周波数の1/4程度（現状技術では10 MHz程度）になるため、高速のD/A変換器が必要になる。更に、デジタル方式では動作標準化周波数と変調データのクロック周波数、搬送波周波数を整数比としなければならないため、設計自由度が制約される。

【0009】本発明の目的は、上記のような欠点を除去するため、アナログ直交変調器の発生する直交変調誤差を適応的に検出して補償することにより、直交変調誤差の発生しない直交変調器を得ることにある。更に本発明の他の目的は、上記のような欠点を除去するため、直交変調誤差の検出のために特別な検出信号や、別の検出動

作モードなどを使用せずに、通常の変調回路の動作のまま、自動的に直交誤差補償が可能な直交変調器を提供することにある。

【0010】

【課題を解決するための手段】上記の目的を達成するため、本発明の直交変調器は、アナログ直交変調器により発生する以下の誤差を検出および補償するため、デジタル局部直交復調器を具備した構成とする。

- ① 直流オフセット d_i と d_q （変調信号の直流レベルが0とまらない誤差）
- ② 直交振幅誤差 d_g （同相、直交信号成分の振幅差）
- ③ 直交位相誤差 d_ϕ （同相、直交信号成分の位相差が90°よりずれた角度）

【0011】更に本発明の直交変調回路は、局部復調器を備えて、直交変調出力信号を復調し、元の変調信号と比較することにより、直交変調出力信号の直交変調誤差を検出し、補償する。また本発明の直交変調回路は、局部復調器をデジタル的に構成し、局部復調器へ帰還する変調信号の搬送波周波数が、局部復調器の動作標準化周波数 f_s の1/4に等しくなるように直交変調器の出力搬送波周波数を周波数変換する。

【0012】更にまた、本発明の直交変調回路は、局部復調器への帰還入力変調信号に対する復調直交搬送波信号の乗積を、帰還入力変調信号の極性反転と信号選択スイッチの切替により実現し、デジタル低域通過フィルタによって同相および直交復調信号成分を復調する様に構成する。更に、本発明の直交変調回路は、局部復調器と直交変調器の搬送波同期を、帰還入力変調信号の位相シフトによって行う。また本発明の直交変調回路は、局部復調器の復調信号の振幅が変調信号の振幅と同一になるように正規化する。また、本発明の直交変調回路は、局部復調器の同相信号出力と直交信号出力の自乗和を求め、その自乗和に1/2を掛けた値を3/2から減算することにより局部復調器出力の振幅正規化を行う。

【0013】また更に、本発明の直交変調回路は、局部復調器が復調した復調同相信号と復調直交信号の振幅値と復調信号の変調信号配置点を識別するためのフラグとを記憶するレジスタと、復調信号が入力する毎にそのフラグにより変調信号座標面の原点に点対称な位置にある信号点を対として、対となるデータが有る場合には対に該当する2つのデータの平均値を算出する平均値算出手段とを備え、平均値算出手段が対となる2つのデータの平均値を算出すると同時にレジスタの値をクリアし、算出した平均値を直交変調器により発生する直流オフセット値とする。

【0014】更に、本発明の直交変調回路は、検出した直流オフセット値を、デジタル低域通過フィルタによってある一定時間平均し、さらに積分器によって積分し、積分した直流オフセット値を直交誤差補正回路に入力して、変調信号から減算し、減算した変調信号をD/A

変換器によってアナログ信号に変換してから直交変調器に入力することにより、直交変調器によって発生する直交オフセットを補償する。

【0015】また本発明の直交変調回路は、直交変調器が発生する直交変調誤差を同相信号成分が直交信号成分に漏れ込む直交リーク (a) と、同相信号成分の振幅変化比 (b) によって表し、局部復調器出力の同相信号成分 (i) と直交信号成分 (q)、および変調器に入力する前の同相信号成分 (I) と直交信号成分 (Q) から、直交リーク $a = (q - Q) / I$ 、および、振幅変化比 $b = i$ / I として、演算により直交変調器によって生ずる直交変調誤差を検出する。

【0016】更に、本発明の直交変調回路は、直交変調器が発生する直交リークを、デジタル低域通過フィルタによってある一定時間平均し、さらに積分器によって積分し、積分した直交リークを直交誤差補正回路に入力して、変調前同相信号に乘算して、さらに変調前直交信号から減算し、得られた直交リーク補正信号をD/A変換器によってアナログ信号に変換してから直交変調器に入力することにより、直交変調器によって生ずる直交リークを補償する。

【0017】また更に、本発明の直交変調回路は、直交変調器が発生する振幅変化を、デジタル低域通過フィルタによってある一定時間平均し、その平均値から1を減算して積分器によって積分し、その積分値を1から減算して得られた値を直交誤差補正回路に入力して、変調前同相信号に乘算して、得られた振幅変化補正信号をD/A変換器によってアナログ信号に変換してから直交変調器に入力することにより、直交変調器によって生ずる振幅変化を補償する。また、本発明の直交変調回路は、回路の動作終了時に、デジタルフィルタおよび積分器を構成するシフトレジスタのデータ値をメモリに退避し、動作再開時に退避したデータ値を各レジスタに設定してから動作させる。

【0018】以上述べたように、局部復調器をデジタル的に構成することにより、直交復調器による変調誤差は発生せず、検出された誤差は全て、アナログ直交変調器に因るものと見なすことができる。従って、特別な検出信号を用いる必要がなく、変調器を通常動作させたまま、直交誤差検出、補償が可能となる。さらに、常時検出補償動作を行うことができるので、変調器の温度変動、電源変動、経年変動等に自動的に追従した変調誤差補償が可能な直交変調回路を実現した。

【0019】即ち、局部復調器をデジタル的に構成することにより、直交復調器による変調誤差は発生せず、検出された誤差は全て、アナログ直交変調器に因るものと見なすことができる。従って、特別な検出信号を用いる必要がなく、変調器を通常動作させたまま、直交誤差検出、補償が可能となる。さらに、常時検出補償動作を行うことができるので、変調器の温度変動、電源変

動、経年変動等に自動的に追従した変調誤差補償が可能である。また、変調誤差の検出、補償動作は全てデジタル的に行うので、アナログ回路の負担を小さくすることができる。アナログ直交変調を行うためD/A変換器は2個必要となるが、直接変調が可能のため、D/Aの標本化周波数はデータ速度程度の低速信号 (100 kHz程度) で十分であり、安価で、低消費電力のD/A変換器で十分である。更に、デジタル信号処理部は扱うデータが1に近い値であることを利用し、データ割り算を加減算と掛け算で処理することが可能であるため、通常のデジタル信号処理プロセッサ (DSP) を用いて、簡単に構成することができる。また更に、検出補償回路におけるデータ値をメモリに退避することが容易であるため、回路動作時の検出誤差パラメータデータをメモリに退避し、動作再開時にメモリから読み出して回路に初期設定することにより、誤差検出補償動作を高速に収束させることが可能である。

【0020】

【発明の実施の形態】以下、図1を用いて本発明の一実施例を説明する。図1は本発明を $\pi/4$ シフトQPSK変調方式の直交変調器を用いた送信機の構成を示すブロック図である。2と3はD/A変換器、4と5及び13と18は低域通過フィルタ (LPF)、6と7及び14と19はミキサ、8は 90° 移相器、9は信号加算器、10は局部発振器、11は帯域通過フィルタ (BPF)、12は標本化信号発振器、15は4分周器、16は位相同期回路 (PLL)、17はA/D変換器、101は $\pi/4$ シフトQPSK信号点配置回路、102と103はルートローloffフィルタ (rof)、104は直交誤差補正回路、105は直交誤差検出回路、106はデジタル局部復調器、151は入力変調信号の入力端子、152'はRF出力信号の出力端子、1はD/A変換器2と3、LPF4と5、ミキサ6と7、 90° 移相器8、信号加算器9、局部発振器10で構成される直交変調器、100は $\pi/4$ シフトQPSK信号点配置回路101、rof102と103、直交誤差補正回路104、直交誤差検出回路105、デジタル局部復調器で構成されるデジタル信号処理回路106である。

【0021】図1において、入力変調信号が入力端子151を介して $\pi/4$ シフトQPSK信号点配置回路101に与えられる。入力変調信号は、 $\pi/4$ シフトQPSK信号点配置回路101によって、 $\pi/4$ シフトQPSK変調信号 (同相信号 (i) と直交信号 (q) の直交軸で表される2次元座標面の単位円上の偏角 $\phi = m\pi/4$ ($m=0\sim7$) で表される8個の信号点、図6 (a) 参照) に変換され、同相信号はrof102に、直交信号はrof103に与えられてそれぞれ波形成形される。波形成形された同相信号Iと直交信号Qは、それぞれ直交誤差補正回路104に与えられる。

【0022】直交誤差補正回路104の出力のうち同相信号は、アナログ直交変調器1のD/A変換器2に与えられ、直交信号は、アナログ直交変調器1のD/A変換器3に与えられ、アナログ変調信号に変換される。次にこのアナログ

変調信号の同相信号はLPF4に与えられD/A変換による折返し成分を除去されミキサ6に与えられる。同様に、アナログ変調信号の直交信号はLPF5に与えられD/A変換による折返し成分を除去されミキサ7に与えられる。

【0023】 局部発振器10は、周波数 f_{IF} の直交搬送波信号（IF信号）を発生し、ミキサ7と90°移相器8に与える。90°移相器8はミキサ6にミキサ7に与えた直交搬送波信号と90°位相を遅らせた信号（同相搬送波信号）を与える。これによって、ミキサ6とミキサ7によってアナログ変調信号とそれぞれ乗積し、信号加算器9で加算合成して直交変調がなされる。信号加算器9の出力の変調波信号はBPF11を通して不要周波数成分を除去され、変調出力端子152'を介してRF回路に送出されると共に、アナログ直交変調器1で発生する直交変調誤差を検出するため、ミキサ19を介してデジタル局部復調器106に帰還される。

【0024】 デジタル復調を行うために、デジタル局部復調器106に帰還する変調波信号の周波数を搬送波周波数 f_{IF} から $f_s/4$ に周波数変換する。（ここで、 f_s はデジタル信号処理回路100の標準化周波数で、標準化信号発振器12で生成される標準化信号（周波数 f_s ）によって、デジタル信号処理回路100と4分周器15にそれぞれ与えられる。）また、局部発振器10が発生した周波数 f_{IF} の直交搬送波信号はまた、ミキサ14にも与えられる。

【0025】 まず4分周器15では、入力した標準化信号を4分周して、PLL16に与える。PLL16の出力（周波数 $f_{IF} + f_s/4$ ）はミキサ14により、搬送波信号 f_{IF} と混合し、LPF13によって低い方の周波数成分 $f_s/4$ を抽出し、PLL16の第2の入力端に加える。こうして得られた周波数 $f_{IF} + f_s/4$ の信号を、ミキサ19ではBPF11から帰還する変調波信号と混合し、LPF18に与える。LPF18では低い方の周波数成分 $f_s/4$ を取出しA/D変換器17に与え、A/D変換器17でデジタル信号に変換して、局部復調器106に与え

$$\begin{aligned} i &= (1+d_g/2) \cos(\phi - d\phi/2) \approx K(1+d_g) \cos \phi' \\ q &= (1-d_g/2) \sin(\phi + d\phi/2) \approx K \sin(\phi' + d\phi) \\ (\text{但し、 } K &= 1-d_g/2, \quad \phi' = \phi - d\phi/2) \end{aligned}$$

【0030】 式(2)は振幅を正規化（ $K=1$ ）し、位相同

$$i = (1+d_g) \cos \phi = b \cdot I$$

$$q = \sin \phi + d\phi \cos \phi = Q + a \cdot I \quad (\text{但し、}$$

直交振幅誤差 d_g と直交位相誤差 $d\phi$ は小さいので、直交リーク a はほぼ0で振幅変化比 b はほぼ1に近い数である。

【0031】 式(3)の直交誤差発生モデルによるアナログ直交変調器と、直交誤差を補償する回路構成の一例を図5に示す。図5は本発明の直交誤差補償方法の原理を説明する構成図の一例である。168と169は変調前信号IとQをそれぞれ与える入力端子、179は変調出力信号の出力端子、150と173は直交リーク a の入力端子、174は振幅変化比 b の入力端子、170は振幅変化比 $1/b$ の入力端子、1

る。

【0026】 復調して得られる同相復調出力 i と直交復調出力 q は、それぞれ、直交誤差検出回路105に与えられ、 rof102 と rof103 とからそれぞれ与えられる変調前同相信号Iと変調前直交信号Qとそれぞれ同相信号同士及び直交信号同士で比較して直交変調誤差を検出し、検出した誤差をそれぞれ直交誤差補正回路104に与えて、アナログ直交変調器1によって発生する直交誤差を補正する。

【0027】 図1の実施例では、局部復調器106をデジタル直交復調器で構成しているので、復調器側では直交誤差は発生しない。従って直交誤差検出回路105で検出される直交誤差は全てアナログの直交変調器1で発生したものと見なすことができる。図1の実施例において、局部復調器106の入力信号の搬送波周波数を $f_s/4$ に周波数変換しているのは、このデジタル直交復調器の構成を単純化するためである。

【0028】 本発明の直交変調回路は、アナログ直交変調器により発生する誤差を検出および補償するため、デジタル局部直交復調器を具備した構成とする。直交振幅誤差（同相成分信号Iの振幅と直交成分信号Qの振幅との差） d_g 、及び直交位相誤差（同相成分信号Iの位相と直交成分信号Qの位相との差） $d\phi$ を、これと等価な直交リーク a （同相信号Iが直交信号Qに混入する割合）、振幅変化比 b （変調前後の同相信号振幅比）に変換しておく。理想的な変調信号は次式(1)で表される。

$$I = \cos \phi, \quad Q = \sin \phi \quad \dots\dots\dots \text{式(1)}$$

（但し、 $\phi = m\pi/4$ 、 m は、 $m=0\sim7$ の整数）

【0029】 直交変調前の同相信号Iと直交信号Qは、多くの場合、デジタル的に生成するので、ほぼ理想的な信号に近い。一方、アナログ直交変調出力を理想復調器で復調した信号（局部復調信号）では、直交変調に伴って発生する誤差（直交誤差）のために、その同相信号 i と直交信号 q は次式(2)で表される。

$\dots\dots\dots \text{式(2)}$

期（ $\phi = \phi'$ ）を取れば、次式(3)で表される。

$$b = 1+d_g, \quad a = d\phi \quad \dots\dots\dots \text{式(3)}$$

71と175は同相信号の直流オフセット d_i の入力端子、172と176は直交信号の直流オフセット d_q の入力端子、177は $\cos \omega_c t$ 入力端子、178は $\sin \omega_c t$ 入力端子、50は直交誤差補償部、56はアナログ直交変調器、51と53は直交誤差補償部50の掛け算器、57と59はアナログ直交変調器56の掛け算器、512と513はアナログ直交変調器56のミキサ、52と54と55は直交誤差補償部50の加算器、58と510と511はアナログ直交変調器56の加算器、514はアナログ直交変調器56の信号加算器である。但し、 $\omega_c = 2\pi f_c$ で、 f_c

は搬送波周波数 ($f_c = f_s/4$ 、 f_s は標本化周波数)

【0032】アナログ直交変調器56はミキサ512、513と信号加算器514及び $\cos \omega_c t$ 入力端子177と $\sin \omega_c t$ 入力端子178とで構成されるが、実際の回路では回路の種々誤差要因により、同相信号の直流オフセット d_i 、直交信号の直流オフセット d_q 、直交リーク a 、振幅変化比 b などの直交誤差が発生する。これらを、直交変調器56の構成要素57~59、173~176、510、511で表している。

【0033】式(3)を変形して、変調前信号 (I , Q) と局部復調信号 (i , q) とで、直交変調誤差を表現する数式を求めると、次式(4)となる。

$$b = i/I, \quad a = (q-Q)/I \quad \cdots \cdots \text{式(4)}$$

また、直流オフセット (d_i , d_q) は局部復調信号 (i , q) を平均することで求めることができる。これらの検出した誤差成分 (a , $1/b$, d_i , d_q) を打消す補償信号を生成し、図5の直交変調器56の前に設けた直交誤差補償部50により変調前信号 I , Q に補償を行ってから、直交変調器56に与えることにより直交誤差補償が可能となる。

【0034】また、上述の直交誤差検出補償動作を自動的に行うため、直交変調器の通常動作時の信号により誤差検出を行う。デジタル無線では、波形伝送を行うため、波形成形フィルタ (いわゆるロールオフフィルタ) を用い、受信機の識別器のところで受信波形が識別点を通過するようにする。ところが送信機の送出波形は、受信機側の波形成形フィルタを通る前の波形であるため、識別点を正確に通過しない。従って、通常の送信波形を基準信号として用いると、単純に変調前送信波形と局部復調波形を比較しても正確な変調誤差検出はできない。そこで、本発明の直流オフセットの検出の場合には、変調信号点座標の原点に対して、点対称な位置にある変調信号点に対するデータの平均値を用い、これを平均化して、直流オフセット値とする。点対称データの平均値を用いずに、単純に全てのデータを平均化すると、短時間の平均では、通常の変調動作時のデータの偏りによって正確な直流オフセットが求められず、更に時間的に変動するためである。

【0035】次に図1の局部復調器106の一実施例について図3を用いて説明する。図3は本発明の局部復調器の一実施例を説明するための図である。図3(a)は局部復調器の構成を示すブロック図、図3(b)は同相・直交搬送波信号の位相状態を説明するための図で、横軸が時間、縦軸が振幅、 f_c は搬送波周波数 ($f_c = f_s/4$)、白丸が $\cos \omega_c t$ 、黒丸が $\sin \omega_c t$ を表し、また、図3(c)はデジタル復調器の具体的な実施例の構成を示すブロック図である。30はA/D変換器、31は局部発振器、32と33はミキサ、34と35はLPF、36は90°移相器、154は信号の入力端子、155は標本化周波数 f_s の入力端子、156と160は復調同相信号 i の出力端子、157と161は復調直交信号 q の出力端子、37は掛け算器、38と39は切替スイッチ、158は定数“-1”入力端子、159は定数“0”入力端子であ

る。

【0036】デジタル的に直交復調を行うには、図3(a)に示すように、入力端子154を介してA/D変換器30に与えられる搬送波周波数 $f_c = f_s/4$ の復調入力信号を、A/D変換器30で、入力端子155から与えられる標本化信号の標本化周波数 f_s でデジタル化し、ミキサ32と33にそれぞれ与える。

【0037】また別に、局部発振器31で生成した直交搬送波信号 $\sin \omega_c t$ ($\omega_c = 2\pi f_c$) がミキサ33と90°移相器36とに与えられ、90°移相器36ではミキサ32にミキサ33に与えた直交搬送波信号と90°位相を遅らせた信号 (同相搬送波信号) $\cos \omega_c t$ を与える。

【0038】ミキサ32では、デジタル化した復調入力信号と同相搬送波信号 $\cos \omega_c t$ とを乗積し、LPF34に与え、LPF34により高調波成分を除去して同相信号を出力端子156を介して出力する。同様に、ミキサ33では、デジタル化した復調入力信号と直交搬送波信号 $\sin \omega_c t$ とを乗積し、LPF35に与え、LPF35により高調波成分を除去して同相信号を出力端子157を介して出力する。これによってデジタル復調を実行することができる。

【0039】ここで、同相および直交搬送波信号も標本化周波数 f_s で標本化されているので、 $t = n/f_s$ ($n=0, 1, 2, 3, \cdots$) とすると、図3(b)の白丸、黒丸で示すように、

$$\cos \omega_c t = \cos (n\pi/2) = 1, 0, -1, 0, \cdots$$

$$\sin \omega_c t = \sin (n\pi/2) = 0, 1, 0, -1, \cdots$$

となる。図3(b)は、即ち、 $f_c = f_s/4$ と設定しておく

と、同相および直交搬送波信号を乗積する操作は、

“1”、“0”、“-1”の掛け算を切替えながら繰返し実行することになる。

【0040】図3(c)にデジタル復調器の具体的な実施例を1つ示す。掛け算器37は復調器入力信号に端子158から与えた定数“-1”を掛け、信号の極性を反転する。また、入力端子159からは定数“0”を与える。切替スイッチ38と39は4入力スイッチで、入力端子に付した番号(0~3)は図3(b)の標本化時間の0~3に対応しており、図3(c)の構成により、デジタル的に直交復調が実現できる。

【0041】図3の実施例により、直交誤差の発生しないデジタル局部直交復調が実現できるが、図1の構成図で分かるように、アナログ直交変調器1の入力端での変調信号 (I , Q) と、局部復調器出力信号 (i , q) の間には、アナログ回路が挿入されているため、変調信号と、局部復調出力では位相差が生ずる。直交変調誤差を直交誤差検出回路105で検出するためには、これらの信号間で位相が合っている必要がある。図4に局部復調器の位相同期回路の一実施例を示す。

【0042】図4は、本発明の局部復調器106の位相同期回路の一実施例の構成を示すブロック図である。162は位相補正前の復調同相信号 i' の入力端子、163は位相

補正前の復調直交信号 q' の入力端子、166は変調直交信号 Q の入力端子、167は変調同相信号 I の入力端子、40は位相補正回路、41、43、44、45、411、413は掛け算器、42、46、49、412は加算器、47は三角関数ROM、48は遅延レジスタ、410は位相差検出回路、164は位相補正後の復調同相信号 i の出力端子、165は位相補正後の復調直交信

$$i = i' \cos \theta - q' \sin \theta, \quad q = i' \sin \theta + q' \cos \theta \quad \cdots \cdots \text{式(6)}$$

を計算することで、位相補正が行われる。位相補正した復調信号 (i, q) は位相差検出回路410において、変調信号 (I, Q) と比較することで、位相誤差 $\delta \theta$ が検出される。

【0044】位相差検出回路410は掛け算器411、413と加算器412とから構成され、

$$\delta \theta = \sin \delta \theta = \sin (\theta_T - \theta_R)$$

$$= \sin \theta_T \cos \theta_R - \cos \theta_T \sin \theta_R$$

$$= Q i - I q \quad \cdots \cdots \text{式(7)}$$

を計算する。式(7)で θ_T は送信信号の位相角($\tan \theta_T = Q/I$)、 θ_R は局部復調信号の位相角($\tan \theta_R = q/i$)である。検出された位相誤差 $\delta \theta$ は、加算器49と遅延レジスタ48からなる累算器で積算して位相差 θ となり、これを三角関数ROM47で $\cos \theta$ と $\sin \theta$ に変換し、位相補正回路40に入力する。

【0045】図4の位相同期回路は位相誤差 $\delta \theta$ が求められる度に、その積算値である位相差 θ が真の位相差に収束していき、位相誤差 $\delta \theta$ は0に収束する様に動作する。図4の位相同期回路では変調器の局部復調器に適用するため、変調、復調の搬送波周波数は一致しており、通常の復調器の位相同期回路のように、周波数は同期する必要がない。また位相差もアナログ回路の遅延によって発生する一定の位相推移量を検出すればよいので、簡単な構成の回路で検出が可能である。

【0046】図1の実施例における直交誤差補正回路104の一実施例を前述の図5の構成図によって説明する。直交変調器56は既に説明したように、現実のアナログ直交変調器をモデル化し、理想的な直交変調器と、誤差を発生する回路要素とで表現したものである。直交リーク a は式(3)に示すように、同相信号 I が直交信号 Q に混入する割合を示している。掛け算器57によって I 信号に掛け、その出力値 $a \cdot I$ を加算器58で Q 信号に加える。振幅変化比 b は同相信号 I の振幅変化を表すので、掛け算器59によって I 信号に掛ける($=b \cdot I$)。直流オフセット d_i と d_q はそれぞれ同相信号 I と直交信号 Q の直流成分であり、加算器510と511にそれぞれ加える。

【0047】アナログ直交変調器56で発生したこれらの誤差成分は、直交変調器56の前に設けた直交誤差補償部50で補償される。後述する誤差検出手段により検出された直交リーク a は、直交リーク a の入力端子150を介して掛け算器51に与えられ、掛け算器51は入力端子168を介して与えられる変調前信号の同相信号 I に掛けて $a \cdot I$ を求め加算器52に与える。加算器52では、 $a \cdot I$ を入力端子

号 q の出力端子である。

【0043】図4において、位相補正前の復調信号 (i', q') を入力端子162と163を介して位相補償回路40に与え、位相補償回路40では位相差 θ を補正する。位相補正回路40は掛け算器41、43、44、45と、加算器42、46から構成され、

169を介して与えられる変調前信号の直交信号 Q から減算することにより、補償が行われる。同様に、振幅変化比 b は逆数($1/b$)を求めて逆数 $1/b$ の入力端子170を介して掛け算器53に与え、掛け算器53により同相信号 I に掛けて補償する。更に直流オフセット d_i と d_q は、それぞれ、入力端子171と入力端子172を介して加算器54と55にそれぞれ与えられ、加算器54と55により同相信号 I と直交信号 Q とから減算することにより補償できる。

【0048】図6に本発明による直交変調器の直流オフセット(d_i, d_q)の検出と補償の一実施例を示す。図6は本発明の直流オフセット補償の一実施例を説明するための図である。図6(b)は補償回路の一実施例の構成を示すブロック図である。図6(b)において、180は同相信号 i の入力端子、181は直交信号 q の入力端子、182は変調番号 m の入力端子、60は直流オフセット検出回路、61は低域通過フィルタ(LPF)、62は加算器、63は遅延レジスタ、183は直流オフセット(d_i, d_q)の出力端子である。

【0049】まず図6(a)の同相信号 (i) と直交信号 (q) の直交軸で表される2次元座標面上に表した $\pi/4$ シフトQPSK変調信号(8個の信号点)の図を用いて直流オフセットの検出方法を説明する。直流オフセットは図6(a)の点線で示した変調前同相直交信号 (I, Q) 軸上の変調信号(横方向波線矢印と縦方向波線矢印の好転)に実線矢印で示す直流オフセットベクトル d_i, d_q が加算され、局部復調同相直交信号 (i, q) 軸上の信号となって現れる。図6(a)の例では $\pi/4$ シフトQPSK変調方式の信号点を考えているので、 (i, q) 軸の原点を中心とする円上の偏角 $\phi = m\pi/4$ ($m=0 \sim 7$)の点となる。

【0050】前述したように、変調器出力信号はルートロールオフフィルタの波形応答のために、信号識別時点において信号配置点の周辺にばらついた点となって現れる。このため、直流オフセットを検出するために、局部復調信号を低域通過フィルタによって平均化し、直流成分を抽出する。ところで、変調器の通常動作状態では、入力されるデータはほぼランダムな信号である。従って、短い時間区間では復調信号を平均化しても、平均値が0になる保証はなく、かなり長い時間にわたって平均化を行わなければならない。そこで、信号配置面の原点に対して対称な位置の信号点データを平均化する。こうすることにより、直流オフセット検出データの取得できる頻度が高くなり、平均化の時定数を小さくすることができる。

【0051】次に図6(b)を用いて、直流オフセット補償の具体的実施例を説明する。変調信号番号mは図6(a)の信号点の偏角を示す値である。直流オフセット検出回路60に入力端子180、181、182を介してそれぞれ、局部復調出力iとq、及び、変調信号番号mを与え、上述の検出方法により、直流オフセットを検出する。例えば、直流オフセット検出回路60に変調信号配置点の数(図6(a)では8個)のレジスタr0~r7を設け(図示しない)、変調信号番号mが0の信号の場合にはレジスタr0に局部復調出力iとqを記憶し、以下、他のレジスタも同様に、変調信号番号mで指定された番号のレジスタrmに局部復調出力iとqが記憶される。そして、新しい復調信号が直流オフセット検出回路60に入力するたびに、その変調信号番号mと対となるレジスタにデータがあるかないかを調べ、あった場合には、それらの平均値を算出してLPF61に与えると同時に、それらのデータの入っていたレジスタをクリアする。また、新しく入力した局部復調出力iとqが記憶されるべきレジスタに、既にデータが記憶されていた場合には、例えば、古いデータに新しいデータを上書きする(例えば、平均値を記憶する方法も考えられる)。上述のように、復調信号が入力する毎に、変調信号番号のフラグにより、変調信号座標面の原点に点対称な位置にある信号点を対として、対となるデータが有る場合には、その対となる2つのデータの平均値を算出する。そして、対となる2つのデータの平均値を算出すると同時にそれらのレジスタの値をクリアし、算出した平均値をLPF61に与える。次に、直流オフセット検出回路60で検出された直流オフセット値は、LPF61によって平均化され、ルートロールオフフィルタの波形応答によるばらつきを抑圧され、加算器62に与えられる。

【0052】加算器62の出力信号は、出力端子183に与えられると共に遅延レジスタ63に与えられる。そして遅延レジスタ63の出力信号は加算器62の他方の入力端子と与えられる。これによって、加算器62と遅延レジスタ63で構成された累算器によって、LPF61から与えられた信号が積算される。積算された信号、即ち、直流オフセット(di, dq)は、図5の直交誤差補償部50に与えられ、直交誤差補償部50で補償が行なわれる。補償値が直流オフセットの実際の値に収束していくと、検出される直流オフセット(di, dq)及び、LPF61の出力は0に収束するよ

$$x^{-1/2} = (1+e)^{-1/2} = 1 - (1/2)e + (3/4)e^2 + \dots \approx 1 - 0.5e \dots \text{式(8)}$$

$e = x - 1$ を式(8)に代入すると、次の式(9)となる。

$$x^{-1/2} \approx 1 - 0.5(x - 1) = 1.5 - 0.5x \dots \text{式(9)}$$

即ち、概ね1に近い数値の平方根の逆数は、式(9)により、掛け算と引き算によって求めることができる。

【0057】図7の掛け算器70、71と加算器72によって正規化前の局部復調器出力信号iとqの振幅の自乗和を求め、これに掛け算器73で0.5を掛け、加算器74によって

うに動作する。

【0053】図6の実施例により、直流オフセットを検出するための特別な検出信号を用いずに、変調器の通常動作時の信号によって直流オフセット検出が可能となり、ルートロールオフフィルタの波形応答による検出値のばらつき、及び変調信号による平均値変動を押さえ、正確な直流オフセット補償ができる。

【0054】前述したように、直交変調誤差を式(3)によって補償するには、局部復調器の出力信号iとqの振幅正規化を行う必要がある。振幅正規化は、同相成分iと直交成分qの自乗和の平方根で同相成分iと直交成分qをそれぞれ割ればよい。しかしながら、ここで必要な平方根および割り算等の演算は、加算と乗算しか用いないデジタル信号処理にとって実現は容易でない。

【0055】そこで図7に示すように、加算と乗算による振幅正規化回路が必要になる。図7は、加算と乗算による振幅正規化回路の一実施例の構成を表すブロック図である。184は同相信号iの入力端子、185は直交信号qの入力端子、186は定数“0.5”入力端子、187は定数“1.5”入力端子、70、71、73、76、77は掛け算器、72と74は加算器、75は平均化回路、188は同相信号iの出力端子、189は直交信号qの出力端子である。入力端子184は乗算器70に2重(2つの入力端に1つずつ)に接続され、かつ乗算器76に接続される。また入力端子185も乗算器71に2重(2つの入力端に1つずつ)に接続され、かつ乗算器77に接続される。乗算器70の出力端と乗算器71の出力端はそれぞれ加算器72に接続され、加算器72の出力端は乗算器73に接続される。入力端子186は乗算器73に接続され、入力端子187は加算器74の+ (プラス)入力端に接続される。乗算器73の出力端は加算器74の- (マイナス)入力端に接続され、加算器74の出力端は平均化回路75に接続され、平均化回路75の出力端は乗算器76と乗算器77とにそれぞれ接続される。乗算器76の出力端は出力端子188に接続され、乗算器77の出力端は出力端子189に接続される。

【0056】図7の実施例では、正規化前の局部復調器出力信号iとqの振幅が、ほぼ1に近い値であることを仮定している。xが1に近い値で、 $x = 1 + e$ ($e \ll 1$)と表せるとする。このとき、xの平方根の逆数は、次の式(8)で近似できる。

1.5から減算すると、式(9)により局部復調器出力信号iとqの振幅の自乗和の逆数が求められる。図6の実施例の説明で述べたように、局部復調器出力信号iとqの振幅の瞬時データはルートロールオフフィルタの波形応答のため振幅変動する。そこで、自乗和の逆数の瞬時データを平均化回路75で平均し、掛け算器76と77によって局部復調器出力信号iとqの振幅に乗算して振幅正規化を行

う。

【0058】図8によって本発明の直交変調誤差補償の一実施例を説明する。図8は、本発明の直交変調誤差の検出と補償の一実施例の構成を示す図である。190は復調同相信号*i*入力端子、191は変調前同相信号*I*入力端子、192は変調前直交信号*Q*入力端子、193は復調直交信号*q*の入力端子、194は変調番号*m*の入力端子、195は係数*M*入力端子、196は係数*N*入力端子、197は定数“-1”入力端子、198は定数“1”入力端子、80は直交誤差検出回路、81と82は直交誤差検出回路80内の加算器、88、89、810、813は加算器、83、84、85は直交誤差検出回路80内

$$\begin{aligned} x^{-1} &= 1 / (c + e) = c^{-1} / (1 + (e/c)) \\ &= c^{-1} (1 - (e/c)) = 2/c - x/c^2 \end{aligned} \quad \cdots \cdots \text{式(10)}$$

【0060】変調番号*m*=0、4の時には*I*が±1、変調番号*m*=2、6の時には*I*が0となり、変調番号*m*が奇数の時には*I*が±2^{1/2} / 2 = ±0.707となるので、逆数1/*I*は図9に示すようになる。図9は変調番号*m*と逆数1/*I*の関係の一実施例について表した図である。図9で*M*と*N*は*I*の逆数1/*I*を次式(11)で表したときの値である。

$$1/I = N(M-1) \quad \cdots \cdots \text{式(11)}$$

但し、*m*=2、6の時は計算不能であるので、直交変調誤差の検出は行わない。式(11)から分かるように、逆数の計算が掛け算と引き算により処理できる。

【0061】図8において、逆数1/*I*の計算のために、入力端子194を介して変調番号*m*を直交誤差検出回路80に与え、入力端子191を介して変調前同相信号*I*を直交誤差検出回路80の加算器81の-（マイナス）入力端に与える。加算器81の出力信号は掛け算器83に与えられ、加算器81と掛け算器83により、*I*の逆数1/*I*を計算する。係数*M*と*N*は図9で定義した定数であり、係数*M*は入力端子195を介して加算器81の+（プラス）入力端に与えられ、係数*N*は入力端子196を介して掛け算器83に与えられる。*m*=2、6の時は逆数計算は行わない。掛け算器83の計算結果、即ち逆数1/*I*は掛け算器84と85にそれぞれ与えられる。

【0062】また、直交リーク*a*の計算のために、変調前直交信号*Q*を入力端子192を介して直交誤差検出回路80の加算器82の-（マイナス）入力端に与え、復調直交信号*q*を入力端子193を介して直交誤差検出回路80の加算器82の+（プラス）入力端に与える。加算器82で計算した*q*-*Q*を、掛け算器85で*I*の逆数1/*I*と乗算して直交リーク*a*の瞬時検出値を求め、平均化回路87に与えられる。

【0063】平均化回路87では、直交リーク*a*の平均値を求め加算器810の一方の入力端に与える。加算器810の出力は出力端子200を介して出力されると共に、遅延レジスタ812に与えられ、遅延レジスタ812の出力は加算器810の他方の入力端に与えられる。これによって、加算器810と遅延レジスタ812からなる累算器で直交リーク*a*の積算値を求める。求めた直交リーク積算値は図5の直交誤差補償部50に与えて、直交リーク補償を行う。

の掛け算器、86と87は平均化回路、811と812は遅延レジスタ、199は振幅比の逆数である係数1/*b*の出力端子、200は直交リーク*a*の出力端子である。

【0059】直交変調誤差（直交リーク*a*と振幅変化比*b*）の検出は式(4)によって行う。ここで変調前同相信号*I*による割り算が必要となる。図6(a)の変調点信号配置図から分かるように、変調信号点は変調番号*m*によって値が変わるので、逆数1/*I*の計算法も変える必要がある。任意の数*c*に近い数*x*=*c*+*e* (*e*<<*c*) の逆数を式(8)の計算と同様に求めると、次式(10)となる。

【0064】次に、振幅変化比*b*を補償するために、入力端子190を介して復調後同相信号*i*を掛け算器84に与える。掛け算器84では、復調後同相信号*i*に、掛け算器83から与えられる*I*の逆数1/*I*を掛け、振幅変化比*b*の瞬時値を求め、平均化回路86に与える。

【0065】平均化回路86では振幅変化比*b*の平均値を求め、加算器88の一方の入力端に与える。加算器88の他方の入力端には入力端子197を介して定数“-1”が与えられる。次に、加算器88の出力値*b*-1は加算器89の一方の入力端に与えられ、加算器89の出力信号は、加算器813の-（マイナス）入力端に与えられると共に、遅延レジスタ811に与えられる。遅延レジスタ811の出力信号は加算器88の他方の入力端に与えられる。即ち、振幅変化比*b*は、補償が収束した状態では1となり、このままでは累算できない。このため、加算器88により*b*-1を求め、これを加算器89と遅延レジスタ811からなる累算器で積算する。

【0066】振幅変化比*b*の補償において必要な値は振幅変化比*b*の逆数である。そこで、式(10)について述べた方法を用いて、加算器813により1から*b*-1の積算値を引き算することにより、振幅変化比*b*の逆数を求め、直交誤差補償部50に与えて、振幅変化比の補償を行う。

【0067】図8の実施例では、ディジタル信号処理では扱いにくい逆数演算を、掛け算器と加算器で処理することができるので、構成を大幅に簡略化できる。本発明の実施例では、制御する各パラメータを全て、累算器の形で構成している（図4の位相同期、図6の直流オフセット、図8の直交リークと振幅変化比）。従って、瞬時検出値に何らかの雑音成分が加わっても、その影響は小さく押さえられる。また、変調器の動作終了時に、各制御回路の累算器のレジスタのデータ値をメモリに退避記憶して置き、次の動作再開時にメモリに記憶保持していたデータを各レジスタにセットしてから、変調動作を開始することにより、各補償データ値の収束が非常に短時間に行える利点がある。

【0068】以上、実施例の説明はπ/4シフトQPSK変調方式の変調器を例に説明したが、本発明は直交変調であ

れば、他の変調方式にも適用が可能であることは言うまでもない。

【0069】

【発明の効果】以上説明したように、本発明によれば、デジタル局部復調器を備えることにより、アナログ直交変調器の回路素子偏差により発生する直交変調誤差を正確に検出及び補正することができる。アナログ変調のため、デジタル方式の直交変調器において必要であった高速のD/A変換器が必要でなく、低速で安価、かつ低消費電力のD/A変換器を使用して直接変調が可能のため、搬送波周波数変換段数も減らすことができ、アナログ回路部分を簡単化することができる。また、誤差検出のための特別な検出信号を用いず、通常の変調動作において、自動的に変調誤差の検出ができるので、補正のための特別な回路動作を行う必要がなく、変調誤差の変動に対しても、自動的に追従し常に正確な直交誤差補正が可能である。また、素子固有の偏差、温度、電源電圧、経年変動等の変動要因で変動する直交変調誤差に対しても追従可能である。更に、制御の信号処理に必要な平方根演算、逆数演算などの複雑な演算をせず、全て掛け算と加算によって処理できるので、デジタル処理部の構成を非常に簡単化することができ、更にまた、設計自由度が増す。また更に、累算器を用いて積分値制御により補償を行っているので、雑音等の抑圧ができ、また、積分値そのものが、補正值となるので、変調動作終了時の累算器のデータをメモリに記憶しておき、動作再開時に累算器に初期設定することで、非常に高速な補正動作が可能になる。

【図面の簡単な説明】

【図1】 本発明の直交変調器の一実施例を用いた送信機の構成を示すブロック図。

【図2】 従来のデジタル直交変調方式を用いた送信機の構成を示すブロック図。

【図3】 本発明の局部復調器の一実施例を説明するための図。

【図4】 本発明の局部復調器の位相同期回路の一実施例の構成を示すブロック図。

【図5】 本発明の直交誤差補償方法の原理を説明する構成図の一例。

【図6】 本発明の直流オフセット補償の一実施例を説明するための図。

【図7】 振幅正規化回路の一実施例の構成を示すブロック図。

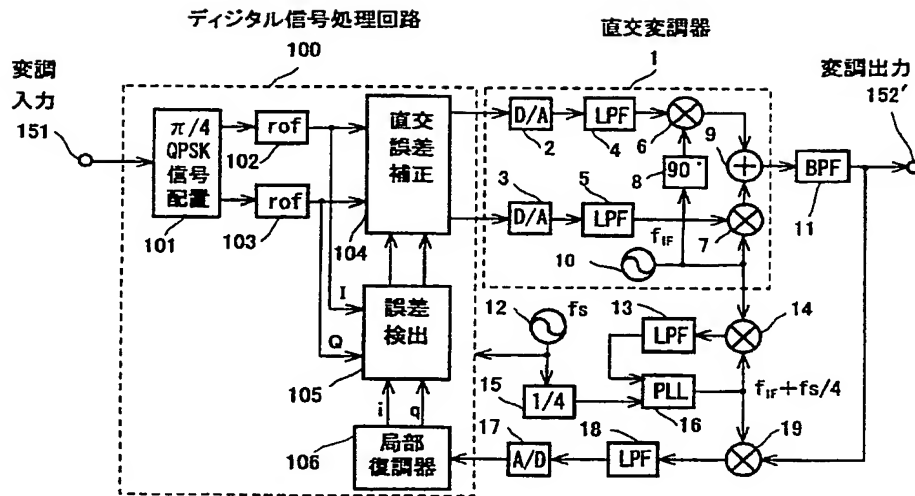
【図8】 本発明の直交変調誤差の検出と補償の一実施例の構成を示す図。

【図9】 変調番号 m と逆数 $1/I$ の関係の一実施例について表した図。

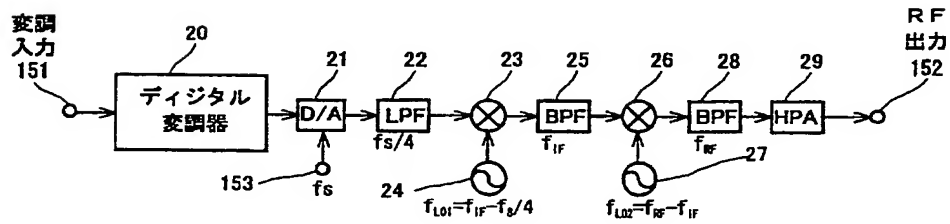
【符号の説明】

1: 直交変調器、 2, 3: D/A変換器、 4, 5: LPF、
6, 7: ミキサ、 8: 90° 移相器、 9: 信号加算器、
10 10: 局部発振器、 11: BPF、 12: 標本化信号発振器、 13, 18: LPF、 14, 19: ミキサ、 15: 4分周器、 16: PLL、 17: A/D変換器、 20: デジタル直交変調器、 21: D/A変換器、 22: LPF、 23, 26: ミキサ、 24, 27: 局部発振器、 25, 28: BPF、 29: HP A、 30: A/D変換器、 31: 局部発振器、 32, 33: ミキサ、 34, 35: LPF、 36: 90° 移相器、 37: 掛け算器、 38, 39: 切替スイッチ、 40: 位相補正回路、 41, 43, 44, 45: 掛け算器、 42, 46, 49: 加算器、 47: 三角関数ROM、 48: 遅延レジスタ、 50: 直交誤差補償部、 51, 53, 57, 59: 掛け算器、 52, 54, 55, 58: 加算器、 56: アナログ直交変調器、 60: 直流オフセット検出回路、 61: LPF、 62: 加算器、 63: 遅延レジスタ、 70, 71, 73, 76, 77: 掛け算器、 72, 74: 加算器、 75: 平均化回路、 80: 直交誤差検出回路、 81, 82, 88, 89, 810, 813: 加算器、 83, 84, 85: 掛け算器、 86, 87: 平均化回路、 100: デジタル信号処理回路、 101: $\pi/4$ シフトQPSK信号点配置回路、 102, 103: rof、 104: 直交誤差補正回路、 105: 直交誤差検出回路、 106: デジタル局部復調器、 150: 入力端子、 151: 入力端子、 152, 152': 出力端子、 153, 154, 155: 入力端子、 156, 157, 160, 161: 出力端子、 158, 159, 162, 163: 入力端子、 164, 165: 出力端子、 166~178: 入力端子、 179: 出力端子、 180, 181, 182: 入力端子、 183: 出力端子、 184, 185, 186, 187: 入力端子、 188, 189: 出力端子、 190~198: 入力端子、 199, 200: 出力端子、 410: 位相差検出回路、 411, 413: 掛け算器、 412: 加算器、 510, 511: 加算器、 512, 513: ミキサ、 514: 信号加算器、 811, 812: 遅延レジスタ。

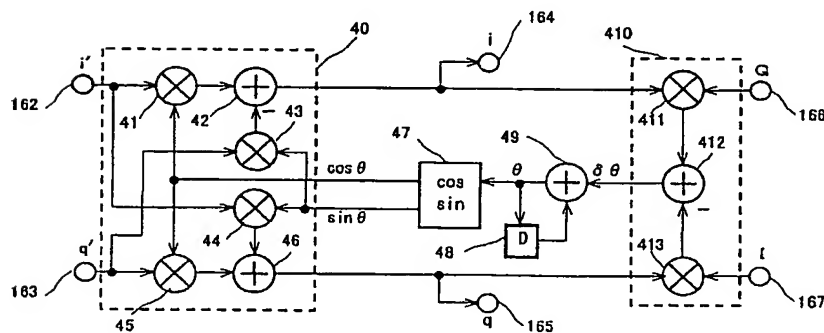
【図1】



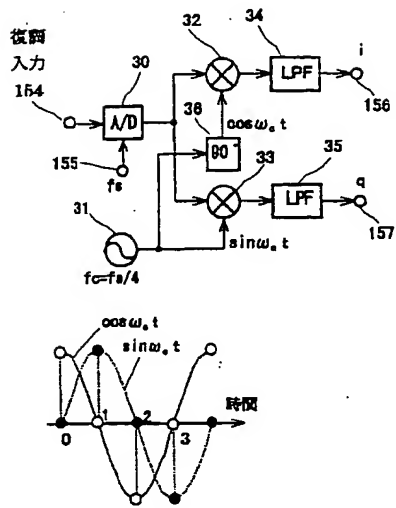
【図2】



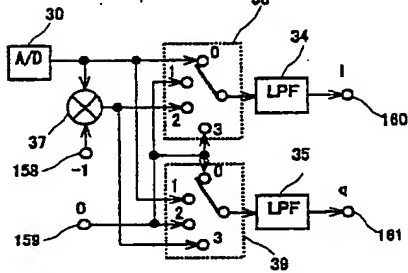
【図4】



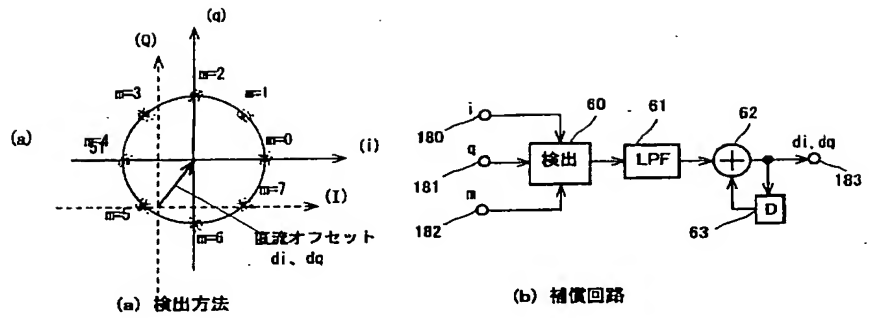
【図3】



正弦波と余弦波



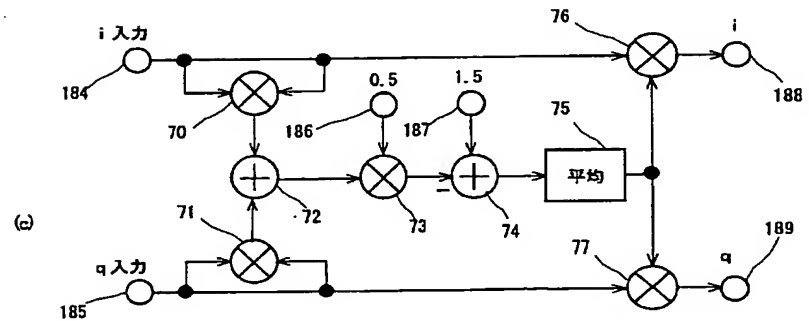
【図6】



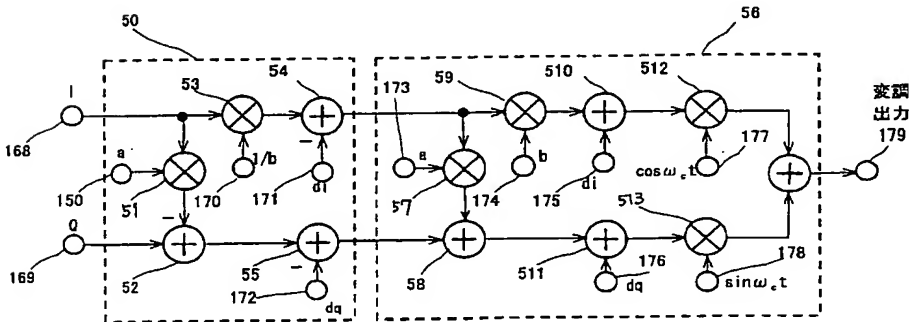
(a) 検出方法

(b) 補償回路

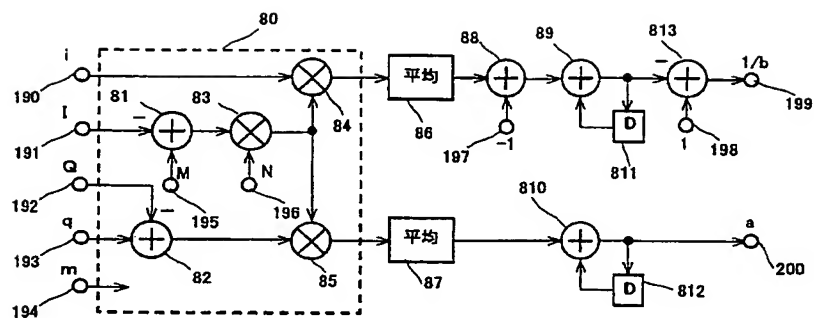
【図7】



【図5】



【図8】



【図9】

変調番号mとIの逆数

m	I	1/I	M	N
0	1	2-I	2	1
1	$2^{-1/2}$	$2(2^{1/2}-1)$	$2^{1/2}$	2
2	0	計算不能		
3	$-2^{-1/2}$	$2(-2^{1/2}-1)$	$-2^{1/2}$	2
4	-1	-2-I	-2	1
5	$-2^{-1/2}$	$2(-2^{1/2}-1)$	$-2^{1/2}$	2
6	0	計算不能		
7	$2^{-1/2}$	$2(2^{1/2}-1)$	$2^{1/2}$	2